

# Aprendizaje mediante prácticas coordinadas en asignaturas de Grado de Ingeniería

Alberto Daza-Márquez; Raquel Fernández-Ramos; Rafael de Jesús Navas-González

Departamento de Electrónica

Universidad de Málaga

Andalucía Tech. Málaga, España

[alma@uma.es](mailto:alma@uma.es); [ramos@uma.es](mailto:ramos@uma.es); [rjnavas@uma.es](mailto:rjnavas@uma.es)

**Resumen**— En la presente comunicación expondremos las características principales de la coordinación de los contenidos prácticos entre las asignaturas “Sistemas Electrónicos” e “Instrumentación y Acondicionamiento de la Señal” del Grado de Ingeniería en Electrónica, Robótica y Mecatrónica (GIERM), orientada a la mejora de la calidad del aprendizaje, e impulsada por el hecho de que esta misma experiencia se llevó a cabo entre asignaturas de cursos inferiores y se ha constatado el éxito, como se expuso en un trabajo previo presentado en TAAE 2016. Dicha coordinación se basa en crear una continuidad entre las asignaturas mediante la reutilización de conceptos y módulos elaborados en proyectos prácticos de cursos anteriores, unidos a propuestas de diseños nuevos y más complejos para la asignatura “Instrumentación y Acondicionamiento de la Señal”. La medición de resultados se realizará en base a tasas de éxito y rendimiento de los estudiantes, calificaciones, y encuestas SEEQ (Students’ Evaluation of Educational Quality) de satisfacción de los mismos.

**Palabras claves**— *Mejora calidad docente; coordinación prácticas; aprendizaje basado en proyectos; sistemas sobre FPGA*

## I. INTRODUCCIÓN

En la titulación de grado de Ingeniería en Electrónica, Robótica y Mecatrónica (GIERM) coexisten diversas asignaturas en diferentes cursos académicos implicadas en el diseño digital, como son las obligatorias Electrónica Digital (ED) de 2º curso y Sistemas Electrónicos (SSEE) de 3º curso, así como Instrumentación y Acondicionamiento de la Señal (IAS), optativa de 4º curso. En un artículo previo presentado por los autores en el congreso TAAE 2016 [1] se explicó el despliegue inicial de una nueva experiencia de coordinación entre dichas asignaturas, la cual proponía integrar y enlazar las prácticas a lo largo de los cursos y medir el resultado de dicha propuesta a través del análisis de los resultados académicos, así como a través de encuestas de satisfacción a los estudiantes.

En esta comunicación nos centraremos en la coordinación entre las dos asignaturas de cursos más avanzados, SSEE e IAS, de 3º y 4º curso respectivamente, mostrando el mecanismo de integración entre ambas asignaturas, así como los primeros resultados y conclusiones tras el paso de los estudiantes por el ciclo completo de las tres asignaturas que componen la experiencia descrita.

Mostraremos inicialmente la problemática de la integración entre SSEE e IAS, así como los nexos de unión entre ambas y el ámbito académico en el que se desarrolla la experiencia. Seguidamente se detallarán las propuestas de coordinación e integración de prácticas llevada a cabo en las dos asignaturas. A continuación, en el apartado de resultados y discusión, mostraremos la evolución de algunos índices académicos, como son la tasa de éxito y rendimiento, antes y después de la aplicación de la integración vertical, así como la medida de algunos indicios que nos pueden señalar la mejora en los resultados de aprendizaje de los alumnos y alumnas. Del mismo modo, expondremos la opinión recabada de los estudiantes sobre esta experiencia de integración a través de encuestas de satisfacción, siguiendo el modelo SEEQ (Students’ Evaluation of Educational Quality) [2] y puntuadas en una escala Likert del 1 al 5. Para finalizar, presentaremos las principales conclusiones a las que hemos llegado, así como las líneas de trabajo futuro que nos aguardan.

## II. MOTIVACIÓN, OBJETIVOS Y ÁMBITO ACADÉMICO

### A. Motivación de la experiencia desarrollada

El curso 2014/15 fue el primer año en el que un estudiante de la titulación de GIERM había podido cursar las tres asignaturas implicadas en la experiencia, y comenzamos a detectar una problemática en el hilo formativo del estudiante: había cierta falta de conexión y continuidad entre estas asignaturas, con cantidad de propuestas de diseños digitales en cada una de ellas, lo cual provocaba que el estudiante tuviera una carga creciente de trabajo conforme subía en su itinerario del grado y, además, sintiera que el trabajo desarrollado en cursos anteriores no le resultaba útil para el siguiente.

Detectado dicho problema, había que identificar igualmente los distintos puntos en común entre las asignaturas:

- Desarrollan un itinerario desde los fundamentos del diseño digital, pasando por los sistemas básicos, hasta los de instrumentación y control.
- En las prácticas de todas ellas se proponen proyectos de diseño.
- Emplean un soporte común: Entorno de desarrollo basado en la placa de evaluación de una FPGA (dispositivo digital programable) Nexys 3 [3].

Es por ello que se decidió organizar las prácticas desde una perspectiva global, en torno a proyectos que pudieran ser divididos en bloques funcionales, de diferente complejidad, de modo que su implementación pudiera realizarse de forma parcial y progresiva en cada asignatura.

Centrándonos en las asignaturas de 3<sup>er</sup> y 4<sup>o</sup> curso, SSEE e IAS, la coordinación entre ellas debía realizarse a un nivel mucho más alto que con la asignatura de 2<sup>o</sup> curso, dado que éstas ya se encuentran orientadas al diseño de sistemas más complejos. Por ello, se decidió que, además de compartir un cierto número de módulos comunes entre ambas, también debían compartir conceptos más abstractos. Por tanto, en la asignatura SSEE se introdujeron conceptos como:

- Diseño de *datapath* o camino de datos y de los bloques de control, donde se le orienta al estudiante a la construcción de un sistema complejo.
- Diseño de bloques funcionales como “cajas negras” que formarán parte del *datapath*, encaminados también a la realización de grandes sistemas, los cuales pueden ser de diseño propio o provenir de una librería.
- Diseño de bloques de control, a través del uso de máquinas de estado programadas en lenguaje VHDL, que servirán como control del citado *datapath* con sus bloques funcionales.
- Programación en lenguaje C del mismo tipo de Microcontrolador/DSP utilizado en IAS (MicroBlaze) [4], además de orientar su manejo al tipo de tareas presentes en los sistemas implementados en IAS.

### B. Objetivos generales

Los objetivos a lograr a través de esta integración de prácticas se resumen en los siguientes puntos:

- Un desarrollo progresivo de las prácticas de electrónica, identificando y proponiendo en cada una de ellas módulos adecuados para cada nivel, reutilizables en cursos superiores.
- Una mejora en la percepción de continuidad y unidad de la materia, abordando proyectos crecientes en complejidad con los que el estudiante experimente un proceso de diseño similar al de un entorno profesional.
- Un aumento en la motivación del estudiante y de la calidad de la enseñanza de la electrónica, que repercuta directamente en mejorar el aprendizaje del estudiante, sus índices académicos, y su interés por la materia.

### C. Ámbito académico

Esta experiencia se inicia a la vez en el curso 2015/16 en las tres asignaturas involucradas, por lo que hasta el curso 2016/17 no se reciben estudiantes en IAS que han cursado previamente SSEE en 3<sup>o</sup>, y hasta el curso 2017/18, el actual en el momento de escribir esta ponencia, no se tiene en 4<sup>o</sup> curso a estudiantes que han participado de la nueva experiencia en las tres asignaturas, por lo que los resultados que se presentarán serán a partir de estudiantes que sólo han podido cursar una asignatura con la nueva experiencia de coordinación.

En la TABLA I se presentan el número de matriculaciones en las asignaturas SSEE e IAS para los diferentes cursos académicos desde 2015. Destacamos tres hechos importantes:

- En el curso 2016/17 se experimentó un fuerte aumento en las matriculaciones de SSEE, llegando a 93 estudiantes, un 55% de incremento.
- En el curso 2017/18, este aumento de matriculaciones se ha trasladado en similar proporción a la asignatura IAS, experimentado casi un 60% de incremento.
- También en el presente curso 2017/18, se ha estabilizado el número de estudiantes matriculados en SSEE, volviendo a una cifra similar a la de 2015/16.

La razón de la fuerte subida de estudiantes en SSEE en el curso 2016/17 fue debida al incremento de repetidores por el ambicioso despliegue inicial de la experiencia en el curso 2015/16, junto con un aumento de primeras matriculaciones.

TABLA I. MATRICULADOS POR ASIGNATURA Y CURSO ACADÉMICO

Curso Académico	Matriculados en Asignaturas	
	SSEE	IAS
2015/16	60	14
2016/17	93	17
2017/18	55	27

### III. PROPUESTAS DE PRÁCTICAS INTEGRADAS

Se detallarán a continuación las diferentes propuestas de prácticas integradas para las asignaturas SSEE e IAS, haciendo especial énfasis en los puntos fuertes de la coordinación entre ambas, así como en los módulos, conceptos y metodologías de diseño compartidas entre ellas.

#### A. Prácticas de Sistemas Electrónicos

En la asignatura SSEE se inició esta experiencia de integración en el año 2015/16 desarrollando una serie de propuestas de proyectos, entre los cuales los alumnos y alumnas debían escoger uno para su implementación de manera individual o por parejas. Esta primera propuesta resultó ser demasiado ambiciosa, ya que carecían de una experiencia previa en diseño de sistemas complejos y provocó una baja tasa de éxito entre los estudiantes de dicho curso.

Esto dio lugar a un replanteamiento de la asignatura para el curso 2016/17, adoptando un esquema más realista y menos ambicioso que el inicial. De esta forma, se pasó de la propuesta de un proyecto final abierto a escoger entre muchas opciones, a la propuesta actual de un conjunto de prácticas semi-guiadas, crecientes en complejidad, que contribuyen de forma gradual a la capacitación para realizar un proyecto complejo.

Algunas de esas propuestas ya se presentaron en [1], las cuales forman parte fundamental de la integración de SSEE con ED. Ahora, en esta comunicación, presentamos dos nuevas ideas de prácticas destinadas a la coordinación e integración vertical con la asignatura IAS, optativa de 4<sup>o</sup> curso.

La parte práctica de la asignatura SSEE se encuentra formada en la actualidad por 4 prácticas semi-guiadas:

- Comienza el curso con una práctica básica para la implementación y uso de bloques de control PWM, ya desarrollados por ellos en ED el curso pasado.
- En segundo lugar, planteamos un sistema que calcula la media de una serie de datos de entrada, utilizando bloques ya diseñados en ED, como el control de teclado hexadecimal y el de los Displays 7 segmentos. Además, se inicia a los estudiantes en el aprendizaje de bloques más complejos, como conversores binario-BCD y viceversa, módulos aritméticos y bloques de control con máquinas de estados definidas en lenguaje VHDL.
- En la tercera práctica utilizamos el concepto de microcontrolador/DSP, para lo cual nos valemos del *soft-core* MicroBlaze de Xilinx, que lo introducimos en la práctica del *sistema de riego* ya descrita en [1], de manera que el estudiante utiliza bloques ya diseñados previamente en ED, a la vez que aprende a implementar en lenguaje C funciones de los módulos de entrada/salida a través del MicroBlaze.
- En la cuarta práctica se desarrolla sobre la FPGA el módulo *medidor de periodos* de señales, que conectará directamente con el proyecto de IAS *medidor de distancias*, explicado posteriormente. Este módulo estará complementado con un MicroBlaze programado en C para recoger los datos del medidor y mostrarlos al usuario por la pantalla del PC.

Vemos, por tanto, que la coordinación entre SSEE e IAS viene claramente dada por los puntos expuestos en la motivación del proyecto de la presente ponencia: diseño de datapath o camino de datos, diseño de los bloques de control en VHDL, y programación en lenguaje C del MicroBlaze.

A continuación, ampliaremos las prácticas *sistema de riego* y *medidor de periodos*, las cuales vertebran la coordinación y enlace entre las asignaturas presentadas en esta ponencia.

### 1) Sistema de riego con MicroBlaze

Este diseño ya fue presentado en [1] como un ejemplo fundamental en la coordinación entre las asignaturas ED y SSEE. Para la integración entre las asignaturas SSEE e IAS, la idea que se les presenta a los alumnos es que deben sustituir la funcionalidad de la FPGA, en cuanto a entrada y salida de datos, por un dispositivo microcontrolador MicroBlaze que haga las funciones de comunicaciones con un PC por un puerto serie (UART), por lo que capturará los datos de entrada del usuario a través de un teclado, a la vez que mostrará por la pantalla del mismo PC todos los resultados que antes iban hacia el Display LCD, para lo cual utilizaremos el PC en modo terminal virtual. De esta forma se hace fundamental la programación del MicroBlaze en código C, para que comiencen a tomar contacto y se hagan a la idea de trabajar con un sistema gobernado por el micro con una serie de periféricos, tal y como serán los diseños en la asignatura IAS. Además, programan el código C del MicroBlaze con las mismas técnicas de diseño y con prácticamente el mismo entorno de trabajo (*Xilinx Software Development Kit, SDK*) que utilizarán en IAS.

Aplicando esta metodología, el diagrama de bloques de esta práctica sería el mostrado en la Fig. 1. Se aprecia cómo el micro sustituye completamente al teclado hexadecimal de entrada, generando los mismos códigos al pulsar las teclas que se suministraban al anterior bloque *Detector de Teclas*, implementado en la FPGA; al mismo tiempo, se recogen todos los datos del *sistema de riego* (temperatura, humedad, RPM, etc.) cuando una interrupción externa (INTC) avisa al MicroBlaze de que deben ser actualizados por pantalla.

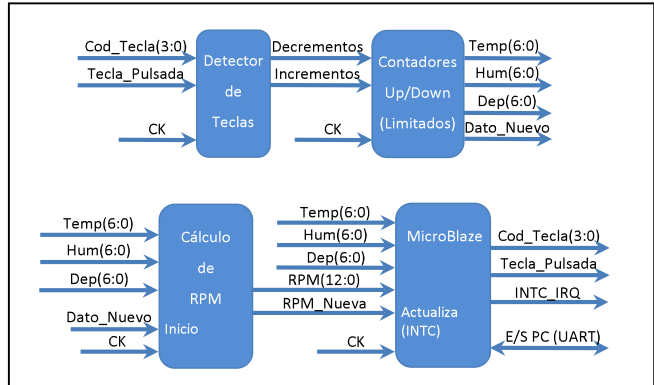


Fig. 1. Diagrama de bloques del sistema de control de riego utilizando MicroBlaze.



Fig. 2. Implementación del sistema de riego con MicroBlaze.

Este mecanismo de interrupciones, junto al uso de temporizadores (*timers*), es fundamental para el enlace de la asignatura SSEE con IAS, ya que será también la clave para el uso del MicroBlaze en los proyectos, al ser el encargado de coordinar todo el diseño. En el diseño, el temporizador se utilizaría para que el micro realizara un aumento automático de la humedad cuando se está en situación de riego, emulando unas condiciones reales de trabajo. En la Fig. 2 podemos ver una imagen del sistema de riego completo ya implementado.

2) *Medidor de periodos con MicroBlaze*

Esta nueva práctica ha sido introducida en SSEE en el curso 2017/18 con el objetivo de afianzar los conceptos aprendidos en la práctica anterior y, además, hacer que los estudiantes diseñen un módulo en la FPGA encargado de medir el periodo y los semiperiodos de una señal digital. Dicho módulo será reutilizado directamente en el proyecto *medidor de distancias* de la asignatura IAS, como se explicará posteriormente, mejorando así la continuidad de ambas asignaturas.

El esquema de esta práctica se muestra en la Fig. 3. Vemos cómo la señal digital a la que se le va a calcular el periodo puede provenir del exterior de la FPGA o ser interna a la misma, utilizando por ejemplo los temporizadores del propio MicroBlaze a efectos de calibración del módulo. A partir de la señal de entrada seleccionada, el bloque de la FPGA se encarga de medir el periodo y semiperiodos (a nivel bajo y alto) y, cada vez que se calcula un nuevo valor, se actualizan a la salida del bloque. El MicroBlaze es el encargado de seleccionar cuándo recoge los datos, programado en este caso para que lo realice cada 0.5 segundos a través de un temporizador interno, y muestra dichos datos por la pantalla del PC utilizando un puerto de comunicaciones (UART) para realizar el envío.

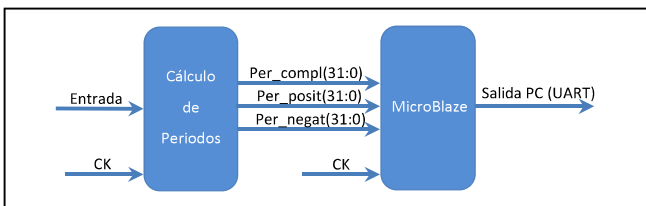


Fig. 3. Diagrama de bloques del medidor de frecuencias utilizando MicroBlaze.

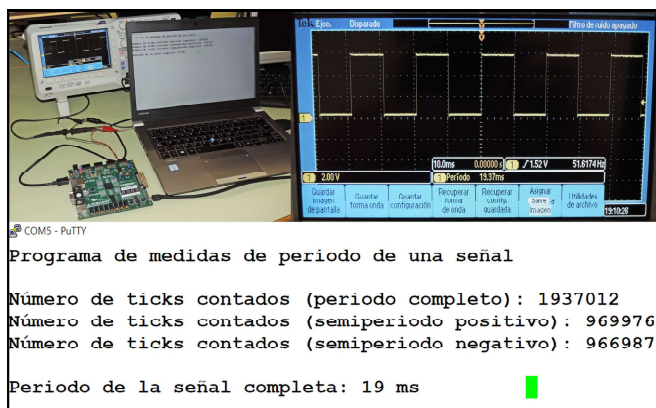


Fig. 4. Implementación y verificación del sistema medidor de periodos con MicroBlaze.

Vemos, por tanto, como en este diseño los estudiantes ponen en práctica todos los conocimientos del curso para desarrollar tanto un bloque hardware dentro de la FPGA, utilizando contadores, sumadores, lógica de control secuencial, etc. (conectando con la asignatura anterior, ED), como código C para el MicroBlaze, siendo ésta la práctica más libre que realicen, debiendo implementarla de forma mucho más autónoma que las anteriores.

En la Fig. 4 observamos la implementación final del diseño, con las medidas de periodo de la señal obtenidas por un osciloscopio y las del propio sistema hardware diseñado.

B. *Prácticas y proyectos de Instrumentación y Acondicionamiento de la Señal*

Se han diseñado cinco prácticas de laboratorio con distinta complejidad, enfocadas a que los estudiantes apliquen los conocimientos teóricos adquiridos a lo largo de la asignatura, y que permiten desarrollar los proyectos finales. Dichas prácticas son: 1) Introducción al EDK (*Embedded Development Kit*); 2) Sensores Inteligentes; 3) Instrumentación Virtual; 4) Integración de Periféricos; 5) Conversión Analógico- Digital y Digital-Analógico.

Todo el curso ha ido orientado a la realización de los proyectos finales realizados por parejas. Dada que es una asignatura optativa, la motivación del alumnado es primordial si se desea que los alumnos cursen la asignatura. Estos proyectos inciden en dicha motivación, y su interés aumenta cuando el alumno encuentra un hilo argumental que relaciona los conceptos adquiridos anteriormente. Por ello, se ha hecho especial énfasis en los elementos de conexión que se han establecido con las asignaturas anteriormente cursadas.

Básicamente, todos los proyectos propuestos tienen como objetivo el diseño de un instrumento, que se organiza en tres bloques funcionales, según se ilustra en la Fig. 5 (a): (1) Interfaz de usuario en Labview (driver del instrumento); (2) Procesamiento básico con la FPGA; (3) Periféricos y acondicionamiento externo a la FPGA. En la Fig. 5 (b) vemos el detalle del desarrollo interno de la FPGA, usando MicroBlaze y periféricos generados en VHDL.

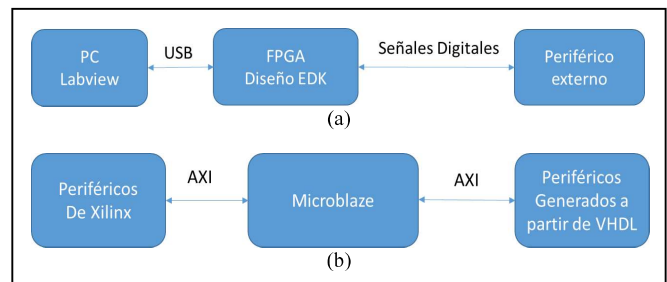


Fig. 5. (a) Estructura de un proyecto en IAS; (b) Diseño interno de la FPGA.

Los proyectos propuestos en IAS, junto con los módulos que se han trabajado en la asignatura SSEE, son los siguientes:

- *Medidor de distancias*. En este proyecto se construye un instrumento para medir distancias mediante un sensor de infrarrojos. Se hace uso de los módulos Medidor de Periodos y Display LCD diseñados en SSEE.

- **Pulsómetro.** El objetivo de este proyecto es medir la frecuencia cardiaca haciendo uso de un sensor óptico reflectivo formado por un diodo emisor de infrarrojos y un fototransistor. Se emplea el módulo Display LCD.
- **Generador de señales por SDD.** En este proyecto se genera una señal con distintas formas de onda mediante el método de Síntesis Digital Directa (SDD). Se utilizan los módulos Generador de Señal y Display LCD.
- **Escáner sónico.** Los alumnos construyen un sistema que mide la distancia a la que se encuentra un objeto en una posición angular concreta, lo que permite obtener un mapa polar de distancias. Se integran los módulos Generador de PWM, Contadores y Display LCD.
- **Balanza electrónica.** En este proyecto los alumnos construyen una balanza con un rango de medida entre 0 y 1 Kg. Se utiliza el Display LCD.
- **Coche a escala.** Se realiza el control de los motores de un coche a escala procesando la información que proporcionan los codificadores ópticos y generando las señales de activación de los motores. Se emplean los módulos Generador PWM, Medidor de Periodos y Display LCD.

A continuación, se ampliarán dos de los citados proyectos: *medidor de distancias* y *pulsómetro*.

1) *Medidor de distancias*

El objetivo es crear un instrumento que permita la medida de distancias utilizando los siguientes elementos: un sensor con su sistema de acondicionamiento, el Display LCD, la FPGA y el PC, conectados como se muestra en la Fig. 6. El sensor utilizado es el SHARP GP2Y0A21YK0F, que permite medir distancias entre 10 y 80 cm, y tiene como salida una tensión proporcional a la inversa de la distancia, aproximadamente. Para compensar esa no linealidad se usa un convertidor tensión-frecuencia como elemento principal del sistema de acondicionamiento. La medida del periodo de la señal generada se realiza mediante la FPGA, encargándose también de mostrar la información en el Display LCD y de enviar las medidas al PC, mostrándose la información haciendo uso del Labview, donde se diseña el driver del instrumento virtual.

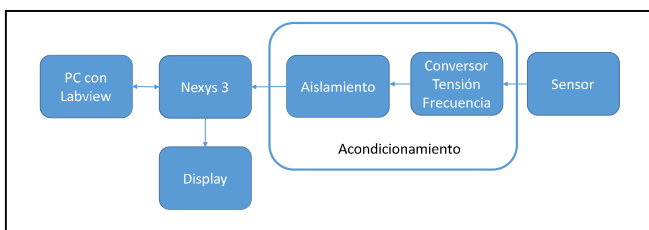


Fig. 6. Elementos que componen el medidor de distancias.

En este proyecto, además del acondicionamiento y de la creación de un instrumento virtual, hay que crear un sistema embebido cuyo elemento principal es el procesador MicroBlaze, constando de 2 partes: el diseño de la arquitectura hardware, y el software que ejecuta dicho micro.

El hardware embebido diseñado se puede ver en la Fig. 7. Los elementos principales son: el procesador MicroBlaze, la memoria RAM y los periféricos. Además, se integran tres periféricos conectados al procesador por medio del bus AXI:

- **Axi\_Uartlite.** Sirve para conectar el MicroBlaze con el puerto serie y así comunicarse con el PC. Este módulo es proporcionado por Xilinx.
- **Axi\_Contador.** Es el contador de periodos, diseñado por los alumnos tomando como base el medidor ya desarrollado en la asignatura SSEE.
- **Axi\_Display.** Controla el Display LCD donde se muestra la medida de la distancia, diseñado por los alumnos a partir del módulo ya estudiado en SSEE.

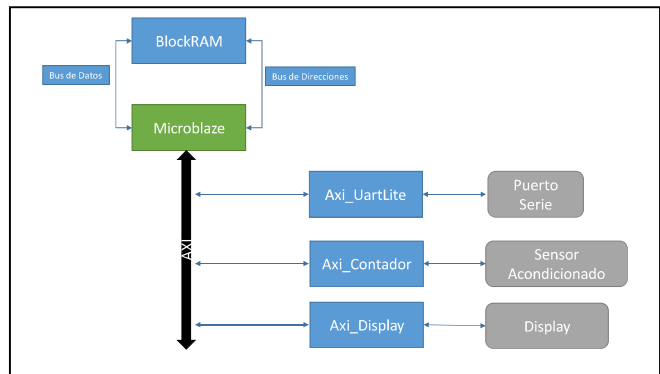


Fig. 7. Arquitectura Hardware del sistema embebido *medidor de distancias*.

Para el citado proyecto, al igual que en el resto de la asignatura IAS, se hace uso del procesador MicroBlaze, que ha sido ampliamente estudiado y programado en la asignatura SSEE, además de los módulos de medida de periodos y control de Display LCD. El uso de estos elementos comunes presenta, entre otras, diversas ventajas: el alumno no pierde tiempo en el rediseño de elementos que no son el objeto principal de la asignatura, pudiendo realizar diseños más complejos; afianza de forma rápida conceptos de diseño aprendidos previamente; percibe una mayor sensación de continuidad en su proceso de aprendizaje. El diseño completo lo observamos en la Fig. 8.

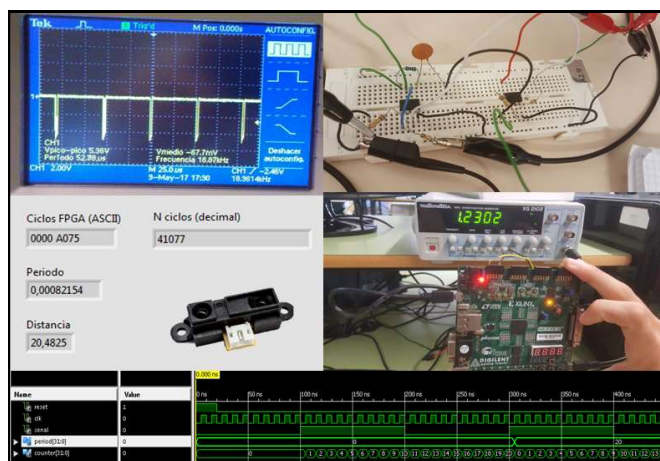


Fig. 8. Implementación del sistema *medidor de distancias*

## 2) Pulsómetro

En este proyecto se desarrolla un instrumento para visualizar y medir el pulso cardiaco, utilizando elementos similares a los del proyecto *medidor de distancias*, como se aprecia en la Fig. 9: el sensor, con su sistema de acondicionamiento, el Display LCD, la FPGA, el PC y, además, un conversor Analógico-Digital. El sensor utilizado es el TCRT1000, que es un sensor óptico reflectivo compuesto por un diodo emisor y un fototransistor. La señal de salida del sensor es muy pequeña, del orden de los mV, y bastante ruidosa, por lo que se hace indispensable un buen acondicionamiento para poder adquirir la señal y obtener la información del pulso cardiaco.

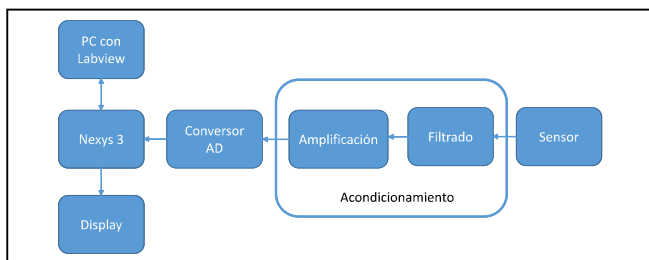


Fig. 9. Elementos que componen el medidor de pulso cardiaco.

De nuevo en este proyecto hay que crear un sistema embebido cuyo elemento principal es el procesador MicroBlaze. El hardware embebido diseñado para este proyecto se puede ver en la Fig. 10, y los elementos principales que lo componen son el procesador MicroBlaze, la memoria RAM y los periféricos. En este proyecto hay que integrar tres periféricos que se conectan al procesador a través del bus AXI:

- Axi\_Uartlite. Es el mismo bloque explicado en el proyecto anterior.
- Axi\_SPI. Este periférico sirve para comunicar el MicroBlaze con el conversor Analógico-Digital a través del bus SPI. Este módulo es proporcionado igualmente por Xilinx.
- Axi\_Display. Es el mismo bloque explicado en el proyecto anterior.

El diseño completo, una vez implementado, lo podemos observar en la Fig. 11.

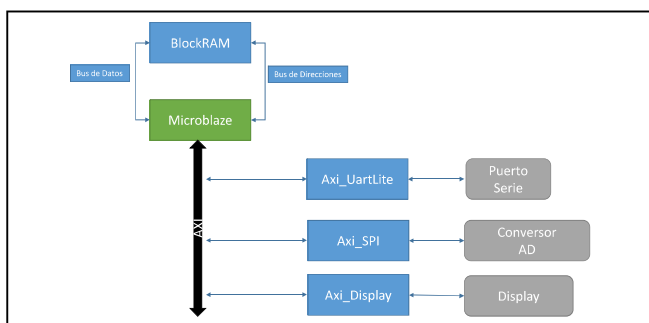


Fig. 10. Arquitectura hardware del sistema *pulsómetro*.

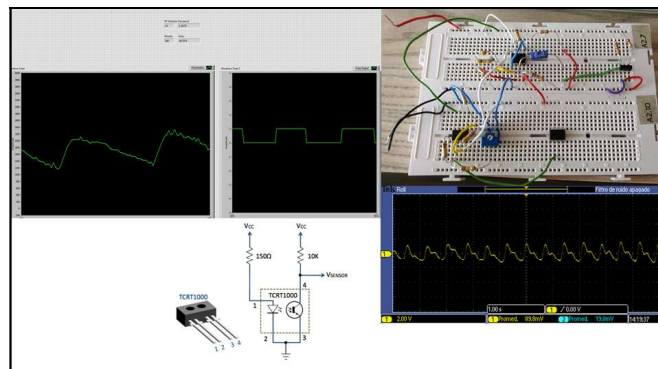


Fig. 11. Implementación del sistema *pulsómetro*

## IV. RESULTADOS OBTENIDOS Y DISCUSIÓN

La propuesta de integración de prácticas presentada en esta ponencia forma parte de un proyecto de innovación docente bianual que incluye a tres asignaturas: Electrónica Digital (ED) de 2º curso, Sistemas Electrónicos (SSEE) de 3º curso, e Instrumentación y Acondicionamiento de la Señal (IAS) de 4º curso. Esta experiencia comenzó a desplegarse en el curso 2015/16, y en 2016/17 se realizó una remodelación de la misma, tanto en ED como en SSEE, siendo además muy profunda en esta última. Es por ello que, hasta este curso 2017/18, no ha habido estudiantes que hayan podido acceder a IAS cursando toda la experiencia como está configurada en la actualidad y, dado que dicha asignatura es de 2º cuatrimestre, al escribir esta comunicación todavía no se tienen datos del presente curso académico, por lo que no se puede valorar la experiencia en su conjunto, ni a los estudiantes que la han cursado completamente.

Vamos a valorar, aunque sea de manera parcial, los resultados académicos obtenidos en las asignaturas SSEE e IAS, así como los resultados de las encuestas SEEQ disponibles de ambas asignaturas, para ir comprobando el rendimiento académico de los estudiantes y el grado de aceptación de la nueva experiencia entre ellos, analizando a continuación dichos resultados.

### A. Resultados académicos.

En la TABLA II se presentan los resultados académicos de la asignatura SSEE. Éstos han sido presentados en otra ponencia remitida por los autores en TAEE 2018 [5], por lo que no nos extenderemos en explicarla en profundidad. Sí comentaremos los aspectos esenciales, que fueron dos:

- En el arranque de la experiencia en el curso 2015/16 hubo un ligero retroceso en los índices académicos respecto al curso 2014/15. Pensamos que, en parte fue debido a la novedad de la propuesta y, también, por un planteamiento inicial quizá demasiado ambicioso, con una propuesta de proyectos que exigía un mayor esfuerzo al estudiante.
- Los índices mejoraron notablemente en el curso 2016/17, a pesar de las circunstancias adversas, con una gran subida en el número de matriculaciones en SSEE.

Creemos que fueron dos los factores que contribuyeron a la mejora en el curso 2016/17:

- El esfuerzo realizado tanto en la revisión del material docente como en la clarificación de las propuestas, más orientadas hacia prácticas semi-guiadas que a proyectos abiertos.
- El impacto de la experiencia en los estudiantes tras su paso por ED, puesto que el 59,1% de los matriculados en SSEE en el curso 2016/17 ya había pasado por la experiencia en ED el curso 2015/16.

Para el curso 2017/18 se aprecia que los principales índices presentan unos resultados similares pero algo inferiores a los del curso anterior, si bien falta por contabilizar la segunda convocatoria donde se prevé que aprobarán algunos estudiantes más, por lo que todo apunta a que las tasas definitivas serán similares o superiores a las logradas en el curso pasado, ya que se ha estabilizado el número de matriculados, se ha podido atender más adecuadamente a los estudiantes por parte del profesorado, y una muy amplia mayoría de los mismos ya han cursado previamente la nueva experiencia en ED.

TABLA II. SSEE: RESULTADOS ACADÉMICOS

Curso Académico	Índices		
	Nº de Estudiantes	Tasa de Rendimiento	Tasa de Éxito
2014/15	36	55,6%	100%
2015/16	60	38,3%	76,7%
2016/17	93	82,8%	88,5%
2017/18	55	78,2%	82,7%

La asignatura optativa de 4º curso IAS partió, en 2014/15, de una situación con pocos estudiantes como se aprecia en la TABLA III, por lo que ese dato no es significativo para realizar las comparaciones. En el curso 2015/16 los alumnos que se matricularon todavía no habían cursado la nueva experiencia en la asignatura SSEE, por lo que creemos les pudo resultar más difícil abordar la asignatura de 4º curso con la nueva metodología, de ahí ese retroceso en los índices académicos.

A partir del curso 2016/17 sí se reciben ya a estudiantes que habían cursado en 2015/16 la nueva experiencia en SSEE, si bien ya hemos descrito que en ese primer año la misma no fue satisfactoria. Sin embargo, los índices académicos para IAS fueron mejores que los del año anterior, consiguiendo una tasa de éxito del 100% (todos los estudiantes presentados superaron la asignatura) y una tasa de rendimiento que sobrepasó el 80%. Pensamos que este aumento es debido, por una parte, a que los alumnos ya venían con la experiencia de trabajar con guiones de prácticas de SSEE y, por otra, a la mejora de los materiales docentes y la revisión de los guiones de prácticas en IAS.

Para finalizar, esperamos que para el actual curso 2017/18 se produzca un mayor avance en la asignatura IAS, dado que recogerá a los estudiantes que cursaron la experiencia de prácticas semi-guiadas en SSEE en 2016/17, orientadas a crear un mayor enlace con IAS, y por tanto debe contribuir a la

mejora de estos resultados. No obstante, habrá que estudiar el impacto del gran aumento en el número de matriculaciones, que ha crecido casi un 60% en relación al curso anterior, en parte debido a que IAS recoge el incremento de alumnos y alumnas que se produjo en SSEE en el curso anterior, y en parte debido a que los estudiantes escogen la asignatura porque han estado satisfechos con la misma en cursos anteriores.

TABLA III. IAS: RESULTADOS ACADÉMICOS

Curso Académico	Índices		
	Nº de Estudiantes	Tasa de Rendimiento	Tasa de Éxito
2014/15	3	100%	100%
2015/16	14	71,4%	90,9%
2016/17	17	82,4%	100%
2017/18	27	--	--

#### B. Encuestas de satisfacción de los estudiantes

Se ha recabado la opinión de los estudiantes a través de encuestas anónimas a partir del modelo de encuestas SEEQ [2], presentadas a través del Campus Virtual (Moodle) o bien realizadas en clase sobre formato de papel. Éstas se han presentado al final del periodo lectivo de cada asignatura y una vez finalizada la evaluación de la misma.

Tanto en SSEE como en IAS sólo se tienen resultados completos de la opinión de los estudiantes para el curso 2016/17, si bien en SSEE se tienen resultados parciales de las encuestas para el actual curso 2017/18 que confirmarían los datos del curso anterior. En SSEE participaron 50 estudiantes, un 53,7% de los matriculados, y en IAS 13 estudiantes, más de un 76% de los matriculados, por lo que podemos considerar los resultados como relevantes.

La encuesta realizada presenta las preguntas en diversas categorías en las que se valoran distintos aspectos de la asignatura. Para la valoración de cada cuestión se establece un rango del 1 a 5, significando “en nada de acuerdo” un 1, y “muy de acuerdo” un 5, si no se indica de otra manera. En las siguientes tablas presentamos una selección de los resultados de las encuestas, pasando posteriormente a su discusión.

TABLA IV. ENCUESTA SEEQ: VALORACIÓN DE LA ASIGNATURA COMPLETA

Cuestiones	Aprendizaje y Organización	
	SSEE 16/17	IAS 16/17
1. El contenido del curso me ha parecido intelectualmente estimulante e interesante.	4,1	3,8
2. He aprendido cosas que considero valiosas.	4,3	3,9
3. Mi interés por la electrónica ha aumentado como resultado de este curso.	3,9	3,0
4. La materia se ha presentado de forma ordenada y coherente.	4,0	3,7
5. El material de la asignatura estaba bien preparado y se ha explicado de forma cuidada.	3,9	3,5

TABLA V. ENCUESTA SEEQ: VALORACIÓN DE LAS PRÁCTICAS EN SU CONJUNTO

Cuestiones	Aprendizaje y Organización	
	SSEE 16/17	IAS 16/17
6. Las prácticas propuestas y el trabajo desarrollado en ellas me han parecido intelectualmente estimulante.	4,2	3,2
7. Con las prácticas he aprendido cosas útiles que me han ayudado a seguir la asignatura.	4,4	3,8
8. Lo que he aprendido en estas prácticas me será útil en otras asignaturas de la carrera.	4,2	3,0
9. Mi interés por la electrónica ha aumentado como consecuencia de las prácticas.	4,1	2,8
10. Las prácticas cubren los principales contenidos de la asignatura.	4,4	3,5
11. Los guiones de prácticas son completos, recogen los objetivos y especifican claramente la tarea que hay que desarrollar.	4,1	4,2
12. Las sesiones de prácticas están bien programadas. Su número y duración son correctos en comparación con el global de la asignatura.	3,2	3,8
13. Hay buena coordinación entre la teoría y las prácticas.	4,0	3,2
14. El empleo de una plataforma de diseño como la Nexys3 resulta estimulante y adecuada para las prácticas de la asignatura.	4,3	2,8
15. Los contenidos de las prácticas parecen asequibles.	3,9	3,8
16. La carga de trabajo es adecuada.	2,9	3,2
17. El seguimiento y apoyo del profesor en el laboratorio es suficiente para cumplir los objetivos de cada práctica.	3,7	3,5

TABLA VI. ENCUESTA SEEQ: ACTITUD Y GRADO DE SATISFACCIÓN

Cuestiones	Actitud y Grado de Satisfacción	
	SSEE 16/17	IAS 16/17
18. Estoy motivado con la asignatura. Sigo habitualmente las clases y las llevo al día.	4,0	3,5
19. Preparo con antelación el trabajo de cada sesión de laboratorio y resuelvo mis dudas.	3,5	3,3
20. En general estoy muy satisfecho con las prácticas de esta asignatura.	4,0	2,8
21. Comparativamente, he dedicado más esfuerzo a esta asignatura que a otras.	3,9	3,8
22. No estaba motivado con la asignatura, pero las prácticas han logrado motivarme.	3,0	2,5
23. El trabajo de prácticas ha resultado más fácil de lo que esperaba.	2,7	3,2

TABLA VII. ENCUESTA SEEQ: CARGA DE TRABAJO

Cuestiones	Carga de Trabajo	
	SSEE 16/17	IAS 16/17
24. Comparada con otras, esta asignatura ha sido: 1 muy difícil – 5 muy fácil.	2,7	3
25. Comparada con otras, la carga de trabajo de esta asignatura ha sido: 1 muy grande – 5 muy pequeña.	1,9	2,2

TABLA VIII. ENCUESTA SEEQ: VISIÓN GENERAL

Cuestiones	Visión General	
	SSEE 16/17	IAS 16/17
26. Desde un punto de vista general, esta asignatura me ha parecido ...	4,0	3,3
27. Desde un punto de vista general, este profesor me ha parecido ...	3,9	3,2

Interpretando las encuestas, podemos ver en la TABLA IV, cuestiones 1 y 2, que los alumnos valoran muy positivamente las asignaturas, con medias sobre el 4, y además consideran su aprendizaje como valioso. Es de destacar también que existe margen de mejora en IAS, dado que en la pregunta 3, sobre si el interés por la electrónica ha crecido en los estudiantes, la respuesta ha sido algo neutra (3 puntos), aunque puede deberse a que en el último curso ya están suficientemente motivados, siendo difícil aumentarla. En cualquier caso, contrastaremos estos resultados en los próximos cursos.

En cuanto a las prácticas, en la TABLA V destacamos en la cuestión 7 la confirmación de que su aprendizaje a través de prácticas les ha resultado útil, así como, en la cuestión 11, que valoran positivamente el hecho de crear guiones de prácticas bastante completos. Por otro lado, en la pregunta 8, indican en IAS que lo aprendido no les va a servir demasiado en otras asignaturas, si bien es lógico porque están al final de los estudios de grado. En la cuestión 9 se confirma lo visto anteriormente en la pregunta 3, por lo que habrá que motivar más a los alumnos en este último curso, si es posible. En la pregunta 12 sobre el número de sesiones, en SSEE hubo la circunstancia de la masificación en el laboratorio, con las dificultades inherentes para poder atenderlos por parte del profesorado, de ahí la baja calificación; esta circunstancia ya ha sido corregida en el presente curso, programando el centro un grupo reducido más y, por tanto, haciendo que los estudiantes se encuentren mejor atendidos. Respecto a la pregunta 14, sobre el uso de una plataforma de desarrollo común para todas las asignaturas, creemos que la baja puntuación en IAS, mientras en SSEE lo valoran bastante alto, es debido a que una parte del software utilizado dio problemas de forma recurrente, por lo que los estudiantes lo percibieron negativamente. En la TABLA VI vemos que es posible la mejora en los apartados de motivación y satisfacción de las prácticas (preguntas 20 y 22), así como que los estudiantes deben preparar con antelación las prácticas (pregunta 19).

Un hecho destacable, que se recoge en varios apartados de las encuestas, es el incremento en la carga de trabajo. En la TABLA V, pregunta 16, en la TABLA VI, pregunta 21, y toda la TABLA VII, destaca el sentir de los estudiantes por el esfuerzo que les ha supuesto realizar estos proyectos prácticos, sobre todo comparativamente con otras asignaturas, tanto en SSEE como en IAS. Este hecho debemos estudiarlo con detenimiento para poder facilitarle, en la medida de lo posible, que el desarrollo práctico de las asignaturas sea más asequible para el futuro, si bien hay que recordar que los resultados académicos han sido bastante positivos. Esperamos que, a partir del presente curso 2017/18, en el que ya prácticamente todos los matriculados en las asignaturas han cursado la nueva experiencia en todos sus niveles, la sensación de carga de



trabajo se reduzca porque estén acostumbrados a este tipo de enfoque en las asignaturas implicadas.

Consideramos que el resto de cuestiones que se valoran en las encuestas son bastante positivas, si bien intentaremos mejorar en los puntos donde todavía no se ha alcanzado una valoración suficiente. Esperamos, como se refleja en la TABLA VIII, que en la asignatura IAS podamos superar el grado de satisfacción general del presente curso 2017/18, dado que acceden los estudiantes que realizaron SSEE en el curso anterior con el método de prácticas semi-guiadas, lo que les debe facilitar el trabajo y así valorar mejor la asignatura de 4º.

## V. CONCLUSIONES

La implantación de la nueva experiencia de coordinación e integración de prácticas en las asignaturas SSEE e IAS del GIERM ha sido, a nuestro entender, moderadamente satisfactoria, cumpliendo los objetivos principales de la misma:

- Se ha organizado la parte práctica de las asignaturas en torno a prácticas semi-guiadas y proyectos, y diversos bloques funcionales utilizados han sido abordados desde la perspectiva, contenidos y nivel de conocimiento de cada una de las asignaturas.
- Se han seleccionado proyectos que constituyen puntos de encuentro entre las asignaturas, y se ha generado abundante material docente, sobre todo guiones de prácticas semi-guiadas.
- Se ha llevado al aula la propuesta de forma satisfactoria, con la problemática inicial corregida en el segundo año de implantación.
- Se han presentado resultados que muestran una mejora sustancial en los índices académicos a lo largo de dos cursos, tanto en SSEE como en IAS.
- Se ha constatado un razonable grado de satisfacción por parte de los estudiantes a través de encuestas SEEQ, valorando además el esfuerzo de realizar guiones detallados para las prácticas.

Este hecho no nos libera de la necesidad de seguir trabajando en la mejora de los puntos menos fuertes de la implantación de la experiencia, pudiéndolos resumir en:

- Mejorar la sensación de la alta carga de trabajo frente a otras asignaturas, en opinión de los estudiantes.
- Mejorar en la motivación y satisfacción de los estudiantes para que realicen una preparación previa a las sesiones de prácticas, lo que redundaría en una mayor fluidez en su desarrollo.
- Corregir los posibles fallos en el uso de la plataforma común de aprendizaje Nexys 3, para que los estudiantes la consideren más positivamente.

En el presente curso 2017/18, así como en el próximo, esperamos poder implementar las mejoras comentadas, junto con los nuevos retos planteados, como parte del desarrollo de PIE17-130, concedido en la nueva convocatoria 2017/2019.

## AGRADECIMIENTOS

Esta experiencia docente ha sido desarrollada y financiada dentro del marco de los proyectos “Coordinación e Integración de Prácticas de Electrónica en Asignaturas de Grado en Ingenierías”, PIE15-95 de la convocatoria 2015, y “Prácticas de Electrónica basadas en Proyectos Coordinados en Asignaturas de Grado en Ingenierías Industriales”, PIE17-130 de la convocatoria 2017, de los Proyectos de Innovación Educativa convocados por el Vicerrectorado de Personal Docente e Investigador de la Universidad de Málaga.

## REFERENCIAS

- [1] R. Navas-González, R. Fernández-Ramos, and A. Daza-Márquez, “Coordinación e Integración de Prácticas de Electrónica en Asignaturas de Grado en Ingeniería,” in *Actas del XII Congreso de Tecnología, Aprendizaje y Enseñanza de la Electrónica*, Sevilla, 2016, pp. 321–328.
- [2] H. W. Marsh, “SEEQ: A reliable, valid, and useful instrument for collecting students’ evaluations of university teaching,” *Br. J. Educ. Psychol.*, vol. 52, no. 1, pp. 77–95, Feb. 1982.
- [3] “Digilent Nexys 3 Spartan-6 FPGA Trainer Board.” [Online]. Available: <https://www.xilinx.com/products/boards-and-kits/1-27b7nm.html>. [Accessed: 14-Apr-2018].
- [4] “MicroBlaze Soft Processor Core.” [Online]. Available: <https://www.xilinx.com/products/design-tools/microblaze.html>. [Accessed: 16-Apr-2018].
- [5] R. Navas-González, A. Daza-Márquez, R. Fernández-Ramos, and O. Oballe-Peinado, “Coordinación e Integración de Prácticas en Asignaturas de Grado en Ingeniería: Electrónica Digital y Sistemas Electrónicos,” in *Actas del XIII Congreso de Tecnología, Aprendizaje y Enseñanza de la Electrónica*, Tenerife, 2018.