

Enseñando VHDL y electrónica digital mediante proyecto basado en robótica

Manuel Rodriguez Valido
Departamento de Ingeniería Industrial
Escuela de Ingeniería y Tecnología
La Laguna, España
mrvalido@ull.edu.es

David Hernández Expósito
Departamento de Ingeniería Industrial
Escuela de Ingeniería y Tecnología
La Laguna, España
dhernane@ull.edu.es

Eduardo Mgdaleno Castello
Departamento de Ingeniería Industrial
Escuela de Ingeniería y Tecnología
La Laguna, España
emagcas@ull.edu.es

Eduardo Rodriguez Hernandez
Departamento de Ingeniería Industrial
Escuela de Ingeniería y Tecnología
La Laguna, España
eduardoh79@gmail.com

Fernando Pérez Nava
Departamento de Ingeniería Informática y Sistemas
Escuela de Ingeniería y Tecnología
La Laguna, España
fdoperez@ull.edu.es

Abstract—En este trabajo se presenta una metodología basada en aprendizaje por proyectos para enseñar al alumno electrónica digital y la metodología de diseño VHDL-FPGA. Para ello hemos elegido un proyecto motivador basado en robótica. Concretamente le hemos propuesto al alumnado que diseñe el cerebro de una hormiga que le ayude a salir del laberinto. Se compararon resultados entre los cursos 2014/15 donde aplicamos este método y 2013/14. En cuanto a la nota de media del alumnado que siguió este método aumentó un punto con respecto al otro método tradicional. Por otro lado aumentó un 10% la participación y asistencia a clases prácticas del alumno

Keywords—VHDL; FPGA; Robótica Educativa; Electrónica digital

I. INTRODUCTION

En los estudios de grado en Ingeniería Electrónica y Automática de la Universidad de la Laguna, la formación en el área de Tecnología Electrónica comienza con la asignatura de fundamentos de Electrónica en segundo año y en tercero se sigue con la asignatura Electrónica Digital (ED) [1]. Se trata de una asignatura obligatoria que se imparte en el primer cuatrimestre de tercer año con 6 ETCS. Al ser ED la única docencia que recibe el alumnado en diseño lógico digital, para

los docentes dar todos los contenidos básicos sobre diseño lógico con solo 6 créditos representa un reto.

Los conceptos de Electrónica Digital se centran en la clasificación de sistemas digitales en combinacionales y secuenciales. Para entender esto, se dan conceptos de álgebra de Boole, sistemas de numeración, codificación y aritmética binaria, mostrándole a al alumnado el concepto de ALU (unidad aritmético lógica). Y si a todo esto, se introduce al alumnado en la metodología de diseño basada en VHDL-FPGA resulta una asignatura con alto contenido para 6 ECTS.

El aprendizaje de la metodología de diseño basada en VHDL-FPGA [2,3] no resulta fácil para el alumnado de ingeniería. En primer lugar por los conocimientos previos del alumno respecto a los lenguajes de programación que utilizan una filosofía esencialmente secuencial (Basic, C, Matlab). En segundo lugar la complejidad que lleva en sí la síntesis de hardware mediante VHDL, donde la modularidad, ejecución concurrente y relación directa entre la descripción VHDL con el hardware son unos factores muy importantes a la hora de decidir cómo se realiza el diseño. Si a estos factores, le añadimos que el estudiante conozca las diferencias de estilos de diseño que hay para un mismo hardware tanto para simulación y síntesis se aumenta más aun la complejidad para que un alumno pueda asimilar esta metodología de diseño en un único curso así como los conceptos básicos de ED.

El objetivo de este trabajo es mejorar el proceso de aprendizaje del alumnado así como aumentar tanto la participación como la motivación del mismo en ED. Para alcanzar este objetivo hemos considerado usar una metodología conocida como *Robótica Educativa* (RE). El uso de la robótica como herramienta de aprendizaje puede describirse como un proceso sistemático y organizado, en el que intervienen elementos tecnológicos interrelacionados (plataforma robótica, comunicaciones, instrumentación, sensores, electrónica de potencia y programación software) como herramientas mediadoras, cuyo objetivo final es lograr aprendizajes [4–7]. Conectando esto con, la variable psicológica **curiosidad** del alumno por el mundo de la robótica y de la ciencia ficción, hace de la RE un elemento motivador y un medio para trabajar y aprender de forma satisfactoria tanto los contenidos educativos de la asignatura ED como la metodología de diseño VHDL-FPGA.

Como metodología innovadora con respecto a la seguida en años anteriores en ED, le hemos propuesto a lo alumnos, y como prácticas de la asignatura, la realización de un proyecto final de robótica titulado *diseña el cerebro de una hormiga que le ayuda a salir del laberinto*. Este proyecto, se le presenta al alumno como un conjunto de distintas practicas que formaran parte del proyecto final una vez que se integren todas en un único diseño.

De este modo, de forma complementaria a las soluciones de aprendizaje descritas anteriormente, la organización que hemos seguido en la presente propuesta hace que el alumnado se enfrente a los detalles de programación VHDL y a los conceptos de ED por sí mismo. Y así vaya adquiriendo la destreza necesaria para desarrollar código de forma eficiente, sencilla y rápida, evaluando cómo se modifican los resultados dependiendo del tipo de descripción que se realice, y aborde de la forma más directa con la introducción de código en VHDL.

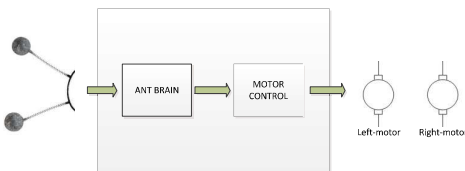


Fig. 1. Representación esquemática del la hormiga cerebro mas control de motores

II. METODOLOGIA

Según esta razones hemos elegido y propuesto al alumno un proyecto final en cual implementara en VHDL y FPGA el sistema de control de un robot basado en el cerebro de una hormiga además este debe ser integrado en un robot (un móvil con dirección diferencial), figura 1.

Planteamiento del problema: “el alumno diseñará en VHDL un sistema de control (Ant brain) que ayude a una hormiga a salir de un laberinto”. Para ello la hormiga seguirá una estrategia determinada por su posición.

Para conocer su posición, la hormiga dispone de dos antenas electrónicas situadas a la izquierda y a la derecha (L y R), que están en ‘1’ si la antena respectiva entra en contacto con las paredes del laberinto; y se colocan en ‘0’ si dejan de estar en contacto. Estos sensores formarán las entradas del sistema de control.

Como salidas, el sistema de control dispone de tres señales de actuación: una señal para avanzar hacia delante F; otra para doblar levemente hacia la izquierda TL; y otra para doblar levemente hacia la derecha TR. Estas señales tendrán que ser interpretadas por un módulo que controle adecuadamente los dos motores con los que cuenta la hormiga.

Para que un alumno con los conocimientos de electrónica digital que comentamos anteriormente pueda realizar con éxito el proyecto final este lo hemos dividido en 5 prácticas que hemos denominado como sigue.

1. Funciones booleanas elementales descritas con VHDL
2. Diseño e implementación de un decodificador de 7 segmentos
3. Controlador de motor por ancho de pulso (PWM).
4. Controlador de sensor ultrasonidos
5. Ayuda a la hormiga a salir del laberinto

Cada una de ellas permite a los alumnos ir entendiendo la metodología de diseño VHDL-FPGA al mismo tiempo que va implementando cada una de las partes del proyecto final y así en la última práctica integrar todos los módulos diseñados previamente.

A demás de estas cinco prácticas el alumno deberá realizar dos más relacionadas con multiplexado y operaciones aritméticas de tal forma que se cubran los contenidos de la asignatura ED.

Para la realización de este proyecto el alumno dispondrá de una placa de desarrollo Basis 2 la cual dispone de una FPGA Spartan 3e100. También, el alumno dispone de un móvil de tres ruedas con dirección diferencial donde se le ha instalado una basys2 pre conectada a los dos motores (patas de la hormiga) y a las dos antenas frontales (ojos de la hormigas). La figura 2 muestra una imagen de la hormiga usada para implementar el sistema de control de la misma”.



Fig. 2. Foto donde se muestra el movil utilizado para la implementacions de la hormiga para que salga del laberinto

A. Funciones booleanas básicas descritas con VHDL

En esta práctica o tutorial inicial, el alumno diseñará e implementará funciones booleanas elementales. El objetivo principal de la misma es familiarizar al alumno en el entorno de desarrollo Xilinx ISE Design Suite. También, se introducen los conceptos básicos del lenguaje de descripción de hardware VHDL y así como la simulación del diseño. Para que el alumno se centre en la complejidad del entorno no en el problema hemos elegido un diseño sencillo funciones booleanas simples. La figura 2 muestra el circuito que debe implementar el alumno.

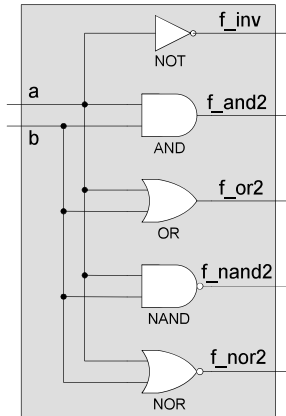


Fig. 3. Esquemático del componente a implementar por los alumnos. Puertas básicas

Además de familiarizarse con el entorno el alumno verá con esta práctica que un circuito descrito en VHDL está formado por una *Entidad* que define la interfaz (puertos) del mismo con el mundo exterior y la *Arquitectura* mediante la cual definiremos la funcionalidad. Una vez hecho esto el alumno simulará el comportamiento mediante el ISIM, simulador proporcionado por el entorno. Para por último configurar la FPGA y comprobar el funcionamiento en la misma.

B. Diseño e implementación de un decodificador de 7 segmentos

En esta práctica se va a implementar un decodificador de 7 segmentos comparada con la práctica anterior es un circuito donde aumenta la complejidad del mismo. Con esta actividad, también se completarán todas las fases del diseño digital en FPGA y se observará el resultado en una placa de desarrollo y comparará con la actividad anterior velocidades máximas y área ocupada en la FPGA.

Desde el punto de vista del sistema global este circuito servirá para mostrar el estado de navegación de la hormiga así como la distancia de los objetos que se encuentran delante de ella.

C. Controlador de motor por ancho de pulso (PWM).

En esta práctica se va a implementar un módulo capaz de generar una señal PWM (Pulse Width Modulation) para poder controlar el driver de un motor. Además de la descripción, la

simulación y la síntesis, el alumno repetirá todas las fases del diseño digital en FPGA y se observará el resultado en una placa de desarrollo basys2. Como su nombre indica, PWM controla la velocidad del motor con una serie de pulsos ON-OFF y variando su duty cycle, fracción de tiempo en ON con respecto a OFF, con frecuencia constante. En este sentido, la potencia aplicada al motor puede ser controlada variando el ancho del pulso y por lo tanto variando el voltaje promedio de DC aplicado al motor. Cambiando el tiempo de estos pulsos en estado ON aumentará la velocidad del motor y viceversa para tiempos más pequeños en estado ON irá más despacio.

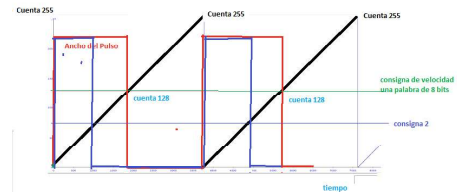


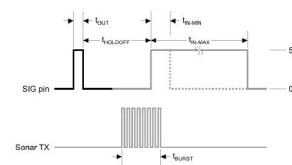
Fig. 4. Diagrama de tiempo para la generación de la forma de onda del PWM

2.4. Controlador de sensor ultrasonidos

El objetivo de esta actividad es diseñar e implementar en FPGA un medidor de distancias basado en ultrasonidos PING de Parallax. La figura 4 muestra la forma en que dicho sensor mide la distancia. La implementación de dicho controlador lleva el uso de un pin de entrada salida, el controlador manda señal de eco e inmediatamente después se pone en modo entrada esperando la onda de regreso. La duración de esta señal es proporcional a la distancia que se encuentra el objeto.

Además de dicho controlador, se integrará con un circuito para visualizar las distancias medidas (display de 7 segmentos de la actividad anterior).

Básicamente la arquitectura del medidor de distancia estará basado en contadores que estimen el tiempo que tardan en llegar los ecos de los objetos el cual es proporcional a la distancia de los mismos.



Host Device	Input Trigger Pulse	t_{OUT}	2 μ s (min), 5 μ s typical
PING)))	Echo Holdoff	$t_{ECHOOFF}$	750 μ s
Sensor	Burst Frequency	f_{BURST}	200 μ s @ 40 kHz
	Echo Return Pulse Minimum	$t_{ECHO,MIN}$	115 μ s
	Echo Return Pulse Maximum	$t_{ECHO,MAX}$	18.5 ms
	Delay before next measurement		200 μ s

Fig. 5. Protocolo de medida del sensor ultrasonido

2.5. Ayuda a la hormiga a salir del laberinto

Se diseñará en VHDL un sistema de control (Ant brain) que ayude a una hormiga a salir de un laberinto. Para ello la hormiga seguirá una estrategia determinada por su posición.

La estrategia que debe seguir la hormiga para salir de un laberinto consiste en usar la pared que queda a su derecha como referencia, tomando las decisiones de avanzar, girar a la derecha o a la izquierda en función de su posición respecto a dicha pared. En la figura 5 se muestra la casuística de la esta estrategia que seguirá la hormiga

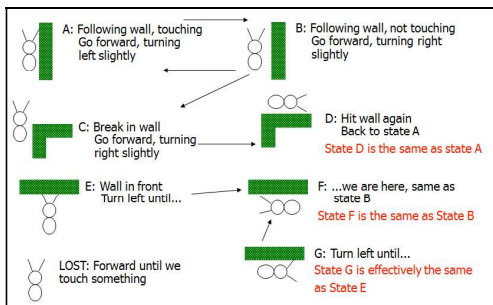


Fig. 6. Estrategias del movimiento de la hormiga

El alumno implementara dicha estrategia mediante una sencilla máquina de estados finitos de Moore.

También esta actividad, el alumno integrara en un único diseño tanto la máquina de estado como el controlador de los motores así como el detector de obstáculos o ultrasonido. Como interfaz de usuario se dispone un display 7 segmentos que muestra distancia a objetos así como el estado en el que se encuentra la hormiga.

III. RESULTADOS Y CONCLUSIONES

Hemos diseñado e implementado una práctica basada en un diseño de un sistema de control de un robot para enseñar VHDL y Electrónica digital. Con la metodología basada en robótica educativa hemos comprobado que la participación del alumno en ha aumentado así como su motivación. Prueba de

ello es la nota media de prácticas, de los alumnos que han seguido esta forma de evaluación, ha aumentado en un punto respecto al anterior 13/14 donde se le presentaban practicas convencionales a los alumnos. También destacamos que la participación de los alumnos en este curso aumento en un 10% respecto al año anterior.

Con esto resultados hemos comprobado las hipótesis inicial que hay más alumnos que participan en la asignatura y que esta participación es más activa y motivada.

REFERENCES

- [1] Guía docente de Electronica Digital, Grado Ingeniería Electronica y Automática, Escuela de Ingeniería y Tecnología Universidad de la Laguna.
- [2] A. Rosado, M. Bataller, J.F. Guerrero, J. Muñoz, J. Vila. "Un laboratorio de diseño digital en VHDL: Aprendizaje por proyectos". Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica(TAEE '06). Madrid, 12-14 de Julio de 2006.
- [3] Muñoz, A. R., Bataller-Mompeán, M., & Guerrero-Martínez, J. (2008). Aprendizaje por Proyectos: Una Aproximación Docente al Diseño Digital Basado en VHDL. *IEEE-RITA*, 3(2), 87-95
- [4] Pitti Patino, K., Curto Diego, B., Moreno Rodilla, V., Rodríguez Conde, M. J., & Rodríguez-Aragón, J. F. (2014). Using Robotics as a Learning Tool in Latin America and Spain. *Tecnologías del Aprendizaje, IEEE Revista Iberoamericana de*, 9(4), 144-150.
- [5] Wang, W.; Zhuang, Y.; Yun, W. "Innovative control education using a low cost intelligent robot platform." *Robotica* 21, 3. Jun. 2003, 283-288.
- [6] D. Miller, I. Nourbakhsh, and R. Siegwart, "Robots for Education," in *Springer Handbook of Robotics*, B. Siciliano & O. Khatib, Eds. New York: Springer-Verlag, 2008, pp. 1283-1301.
- [7] F. B. V. Benitti, "Exploring the educational potential of robotics in schools: A systematic review," *Computers & Education*, vol. 58, no. 3, pp. 978-988, Apr. 2012.