

EXPERIENCIAS DE LABORATORIO PARA LA ENSEÑANZA DE LOS MÉTODOS BÁSICOS DE CONVERSIÓN ANALÓGICO-DIGITAL

S. RODRÍGUEZ, B.R. MENDOZA, O. GONZÁLEZ Y A. AYALA
*Departamento de Física Fundamental y Experimental, Electrónica y Sistemas.
Universidad de La Laguna. España.*

En este trabajo se presentan un conjunto de experiencias hardware de laboratorio orientadas a alumnos de la titulación de Ingeniero en Electrónica. Esta experiencia consiste en diseñar e implementar diferentes estructuras básicas de conversores analógicos-digitales. La realización de este conjunto de experiencias le proporciona al alumno una mejor comprensión de los métodos básicos de conversión en las que se suelen cimentar los conversores analógicos-digitales comerciales, así como adquirir una mayor habilidad en el uso de algunos dispositivos e instrumentación electrónica básica de laboratorio.

1. Introducción

El interés pedagógico de las experiencias prácticas de laboratorio que se presentan en este trabajo, diseñar e implementar la electrónica de diferentes estructuras básicas de conversión analógica-digital, le proporcionará al alumno una mejor comprensión de los principios básicos de funcionamiento de las estructuras en las que se cimentan los conversores analógicos-digitales comerciales [1,2,3]. Las experiencias están diseñadas para alumnos de la titulación de Ingeniero en Electrónica que cursan la materia de Instrumentación Electrónica, concretamente, la asignatura de Instrumentación y Equipos Electrónicos I. Sin embargo, si se dotan las experiencias de un carácter más guiado, en lo que se refiere a la realización del diseño de los diferentes conversores, o incluso seleccionando sólo parte de algunas de las experiencias prácticas que se proponen, éstas se pueden plantear en asignaturas de otras titulaciones que no requieran un conocimiento con gran profundidad. En este caso, el alumno deberá realizar el montaje de manera guiada por el profesor y responder a una serie de cuestiones que le ayude a comprender el funcionamiento de este tipo de circuitos.

Un conversor analógico-digital (CAD) es un dispositivo electrónico que toma una señal analógica continua a su entrada (generalmente una tensión, V_X), y la convierte en una palabra digital (N) de n bits. Dicha palabra digital es una fracción binaria que representa la relación entre la tensión de entrada desconocida (V_X) y la tensión a fondo de escala del conversor (V_{FS}).

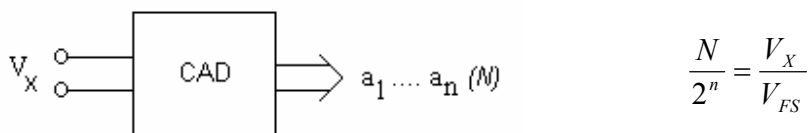


Figura 1. Esquema básico de conversión analógico-digital. El valor lógico a_1 representa el *bit* más significativo.

Los métodos básicos de conversión en los que se fundamentan este tipo de dispositivos se basan en un esquema de conversión que consiste en comparar la tensión de entrada V_X , con una tensión de referencia V_R , que varía a lo largo del tiempo. Para realizar el proceso de conversión se varía la tensión de referencia hasta que la diferencia $V_X - V_R$ sea menor o igual que el error de cuantificación, que para el caso de una cuantificación de tipo uniforme, coincide con la mitad del intervalo de cuantificación (Δ). El CAD

dispondrá de una lógica encargada de seleccionar los coeficientes binarios a_i dependiendo del valor final de la tensión de referencia que verifique que:

$$V_X - V_R \leq \frac{\Delta}{2} \quad (1)$$

Los distintos modos de operación de los conversores dependen de la estrategia utilizada para variar la señal de comparación o referencia V_R con el fin de determinar los coeficientes binarios a_i . Estas estrategias son las que definen los diferentes métodos de conversión.

2. Descripción de las experiencias de laboratorio

El conjunto de experiencias de laboratorio que se presentan en este trabajo tienen como finalidad proporcionar al alumno una mejor comprensión de los principios básicos de conversión en los que se fundamentan los conversores analógicos-digitales comerciales. Concretamente, se abarcan los siguientes métodos de conversión: contador-rampa, aproximaciones sucesivas y rampa simple [1,2,3].

2.1. Método contador-rampa

Una de las formas más simples de generar la tensión de referencia o de comparación V_R , consiste en utilizar un convertor digital-analógico (CDA). Con un CDA de n bits podemos generar una de las 2^n salidas analógicas posibles sin más que aplicar la correspondiente palabra digital, de valor decimal N , a su entrada. De esta manera, se puede determinar el valor de la tensión de entrada V_X comparándola sucesivamente con las 2^n salidas del CDA. En la Fig. 2 se muestra el diagrama de bloques del convertor basado en el método contador-rampa, así como la evolución temporal de las señales implicadas en su funcionamiento.

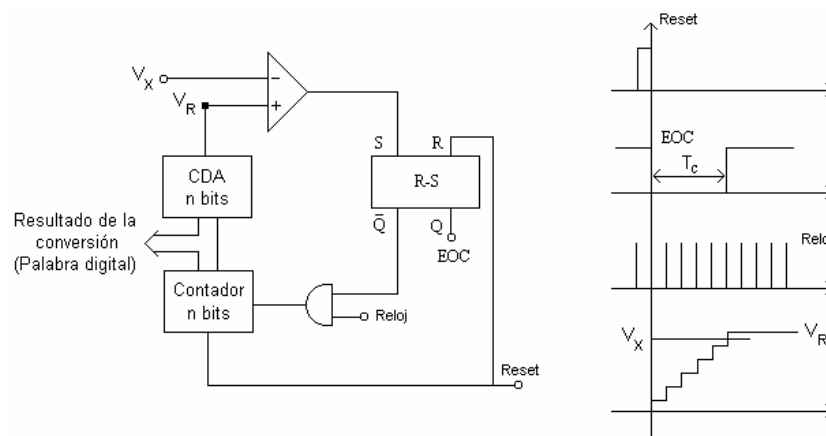


Figura 2. Método contador-rampa: a) Diagrama de bloques del convertor.
b) Diagrama de secuencia de las señales implicadas en su funcionamiento.

Este tipo de conversores se caracterizan por presentar un tiempo de conversión (T_c) variable, proporcional al valor de la tensión de entrada V_X . Como el tiempo de conversión debe ser constante e independiente de V_X , se debe seleccionar como T_c el máximo tiempo necesario para llevar a cabo una conversión, que se alcanza cuando la entrada a digitalizar coincide con la tensión de fondo de escala del convertor. De esta manera, si f_c representa la frecuencia de reloj del contador, el tiempo de conversión vendrá dado por:

$$T_c = T_{m\acute{a}x} = \frac{2^n}{f_c} \quad (2)$$

2.2. Método de aproximaciones sucesivas

El método de aproximaciones sucesivas ofrece un mejor compromiso entre velocidad de conversión y complejidad, haciéndolo el método más frecuente de conversión en el que se basan los dispositivos comerciales cuando se desea una exactitud no muy elevada. Este convertor presenta un tiempo de conversión fijo e independiente de la señal a convertir, y precisa sólo de $n+1$ períodos de reloj para completar la conversión de una tensión analógica (V_X) en una palabra digital de n bits. En este tipo de convertidores la frecuencia máxima de reloj que se puede utilizar está limitada por los tiempos requeridos por el CDA para realizar la conversión y por la respuesta del comparador. En la Fig. 4 se muestra el diagrama de bloques del convertor.

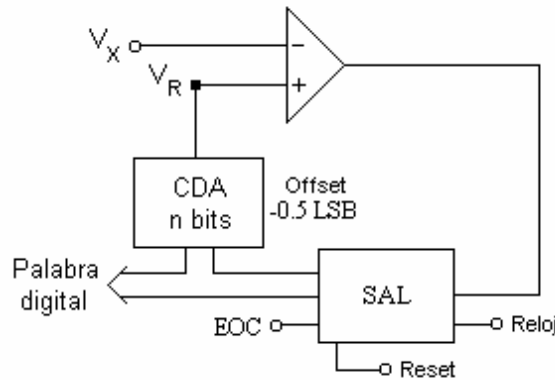


Figura 4. Diagrama de bloques general de un CAD basado en el método de aproximaciones sucesivas.

El registro o lógica de aproximaciones sucesivas (*Successive Approximations Logic*, SAL) es la encargada de generar las diferentes palabras digitales de entrada al CDA dependiendo del resultado de las comparaciones entre V_X y V_R . Esta lógica será la encargada de gestionar la búsqueda de tipo dicotómica en la que se basan este tipo de convertidores. Dado que el resultado de la última comparación (establecimiento del bit menos significativo), no queda fijado en el registro de salida hasta el ciclo de reloj siguiente a aquel en el que se ha efectuado dicha comparación, el tiempo de conversión (T_C) para este tipo de convertidores viene dado por la expresión

$$T_c = \frac{n+1}{f_c} \quad (3)$$

Supongamos que el convertor es de n bits y que la tensión analógica a digitalizar es V_x . La salida V_R del convertor digital-analógico (CDA) vendrá dada por:

$$V_R = V_{FS} \sum_{i=1}^n a_i 2^{-i} - \frac{V_{FS}}{2^{n+1}} \quad a_1 \equiv \text{MSB} \quad \text{y} \quad 0.5\text{LSB} = \frac{V_{FS}}{2^{n+1}} \quad (4)$$

Para establecer el bit a_1 , la lógica de aproximaciones sucesivas genera el código 100...00, es decir, establece el bit más significativo a 1. Si la tensión V_R a la salida del CDA es menor que la tensión analógica de entrada V_x , significa que el código asociado a V_x debe ser mayor que el generado, o dicho de otra forma el bit a_1 debe ser 1. Si por el contrario, V_R es mayor que V_x , el código que debe asociarse a V_x como resultado de la digitalización debe ser menor que el generado, o dicho de otra forma, $a_1=0$. Supongamos que $a_1=1$. Una vez establecido a_1 , el siguiente paso consiste en seleccionar el valor de a_2 . Para ello, la lógica de aproximaciones sucesivas genera el código 110...00, es decir, fija a_1 al valor establecido en el paso anterior y pone a 1 el bit a_2 . Igualmente que para a_1 , si $V_R < V_x$, significa que $a_2=1$, mientras que si $V_R > V_x$, $a_2=0$. Cuando se hayan establecido todos los bits se dará por finalizado el proceso

de conversión. En la Fig. 5 se muestra el diagrama de bloques propuesto para implementar un convertor analógico-digital de 8 bits basado en el método de aproximaciones sucesivas. Como se puede observar, la lógica de aproximaciones sucesivas se ha implementado mediante la utilización de un contador de tres bits, un decodificador de 3 a 8 líneas y un registro construido a partir de biestables tipo D y puertas lógicas.

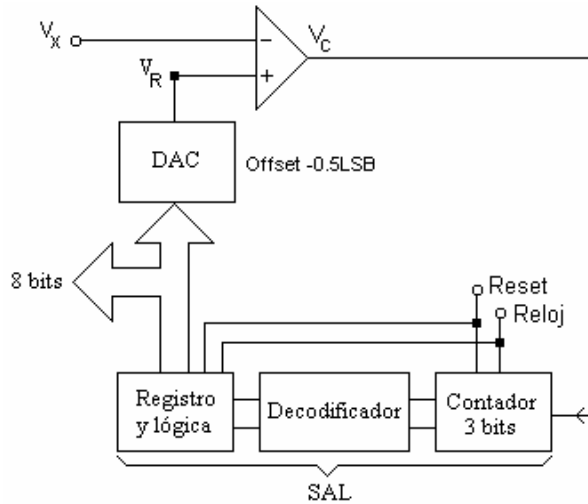


Figura 5. Diagrama de bloques del CAD de 8 bits basado en el método de aproximaciones sucesivas propuesto como ejemplo práctico de laboratorio.

En la Fig. 6 se muestra el esquema eléctrico del CAD implementado. El convertor digital-analógico se ha implementado mediante el integrado DAC0808 y el comparador con el LM311. Para implementar la lógica de aproximaciones sucesivas, encargada de seleccionar el valor lógico de cada bit resultado de la conversión, se han utilizado circuitos integrados de bajo coste que comúnmente se pueden encontrar en un laboratorio de electrónica dedicado a la docencia [4]: el 74LS93 (contador de tres bits), el 74LS138 (decodificador de 3 a 8 líneas), el 74LS74 (biestables tipo D), el 74LS00 (puertas NAND), el 74LS08 (puertas AND) y el 74LS32 (puertas OR).

2.3. Método de rampa simple

A diferencia de los métodos anteriores, en el método de rampa simple se sustituye el CDA por un circuito electrónico que varía la señal de referencia V_R de manera lineal. Comúnmente este tipo de circuitos se realiza mediante un integrador o generador de rampa. En la Fig. 7 se muestra el diagrama de bloques y la secuencia de señales implicadas en el funcionamiento de un CAD basado en el método de rampa simple. Como se puede observar, el proceso de conversión comienza con la recepción de un pulso de *reset*, el cual establece a cero la salida del contador binario e inicia la generación de una rampa de tensión desde un potencial negativo de pequeño valor (V_{offs}). Cuando la tensión de rampa o referencia V_R pase a ser positiva, V_2 cambiará a un estado de nivel alto o uno lógico permitiendo el paso de la señal de reloj a través de la puerta AND al contador. Cuando V_R supere a V_X , la salida V_1 del primer comparador cambiará a un uno lógico produciendo un cero lógico en la salida negada del *latch* R-S e inhibiendo la llegada de más pulsos de reloj al contador. La salida del contador en ese instante de tiempo constituye el resultado de la digitalización. Para que el funcionamiento del convertor sea correcto, se debe cumplir la relación:

$$\frac{V_X}{V_R} = \frac{N}{2^n} \quad (5)$$

donde N es valor decimal de la palabra digital resultado de la conversión y n es el número de bits del contador, que coincide con la resolución del convertidor. Para que se satisfaga la eq. 5 los valores R y C del integrador se deben elegir de tal manera que se cumpla que $RC=2^n/f_c$.

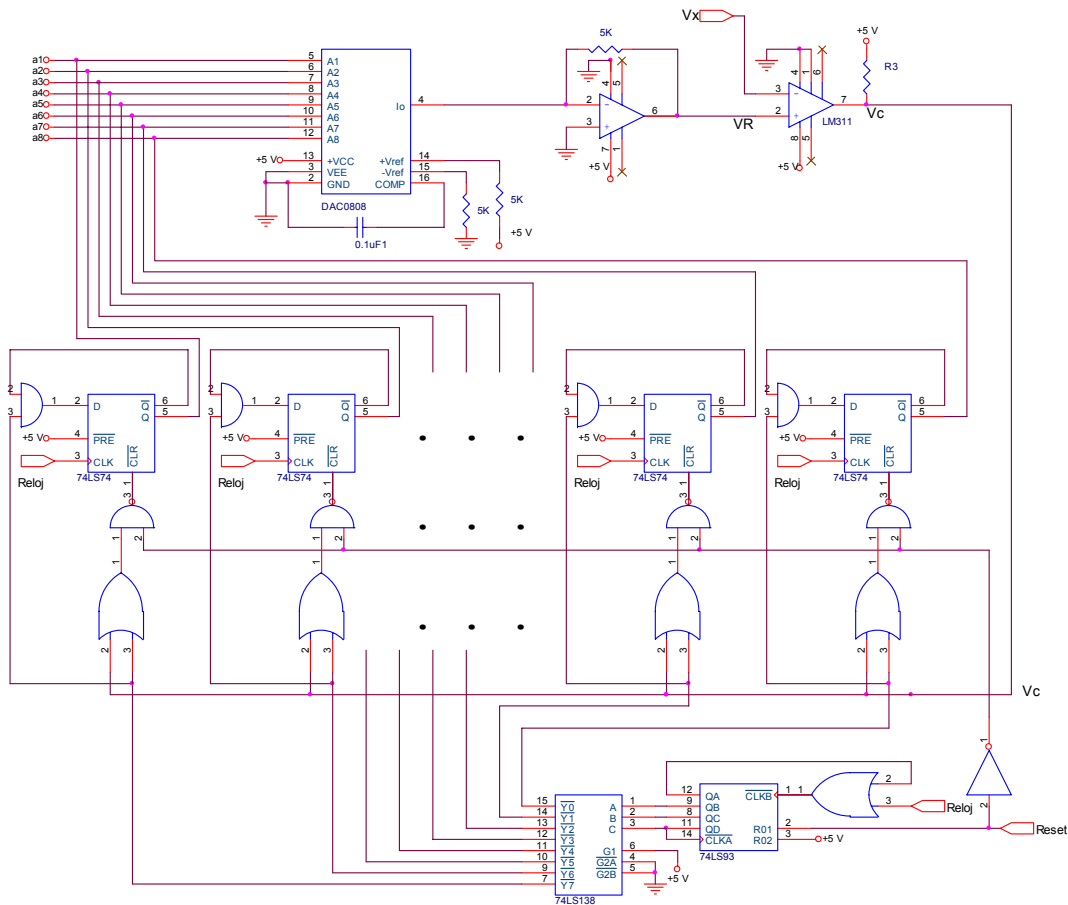


Figura 6. Esquema eléctrico del convertidor analógico-digital de aproximaciones sucesivas correspondiente al diagrama de bloques de la Fig. 5.

En la Fig. 8 se muestra el esquema eléctrico del convertidor analógico-digital de 4 bits basado en el método de rampa simple cuyo diagrama de bloques corresponde al mostrado en la Fig. 7. Al igual que para los anteriores convertidores, se ha utilizado para implementar los comparadores el integrado LM311 y el integrado 74LS93 para implementar el contador de 4 bits [4]. Asimismo, se ha hecho uso del operacional $\mu A741$ para construir el generador de rampa o integrador, y al igual que para el convertidor basado en el método de contador-rampa, el *latch* ha sido sustituido por lógica combinatorial.

En la Fig. 8 se muestra el esquema eléctrico del convertidor analógico-digital de 4 bits basado en el método de rampa simple cuyo diagrama de bloques corresponde al mostrado en la Fig. 7. Al igual que para los anteriores convertidores, se ha utilizado para implementar los comparadores el integrado LM311 y el integrado 74LS93 para implementar el contador de 4 bits [4]. Asimismo, se ha hecho uso del operacional $\mu A741$ para construir el generador de rampa o integrador, y al igual que para el convertidor basado en el método de contador-rampa, el *latch* ha sido sustituido por lógica combinatorial.

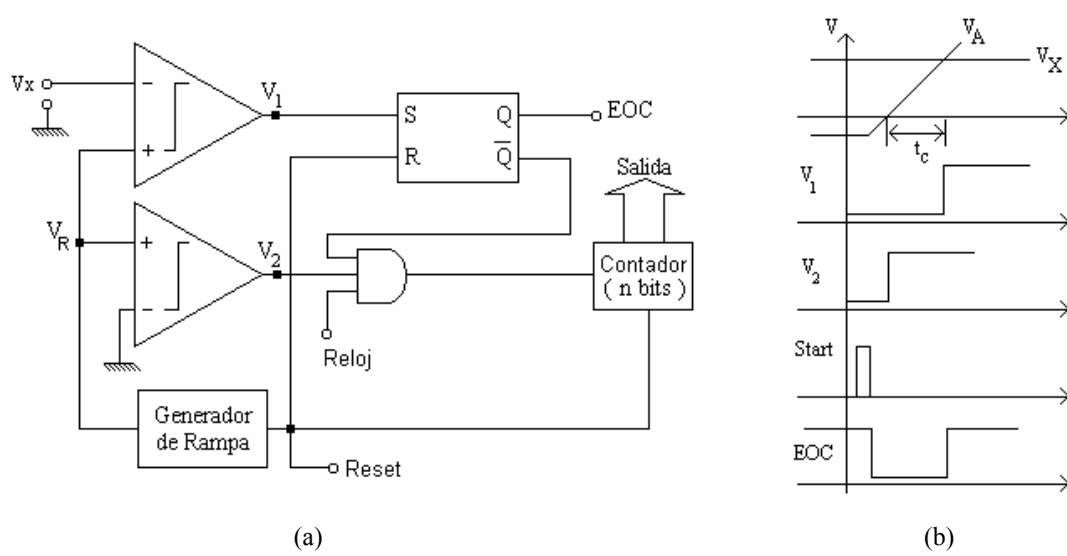


Figura 7. Conversor basado en el método de rampa simple: a) Diagrama de bloques. b) Diagrama de secuencia de las señales implicadas en su funcionamiento.

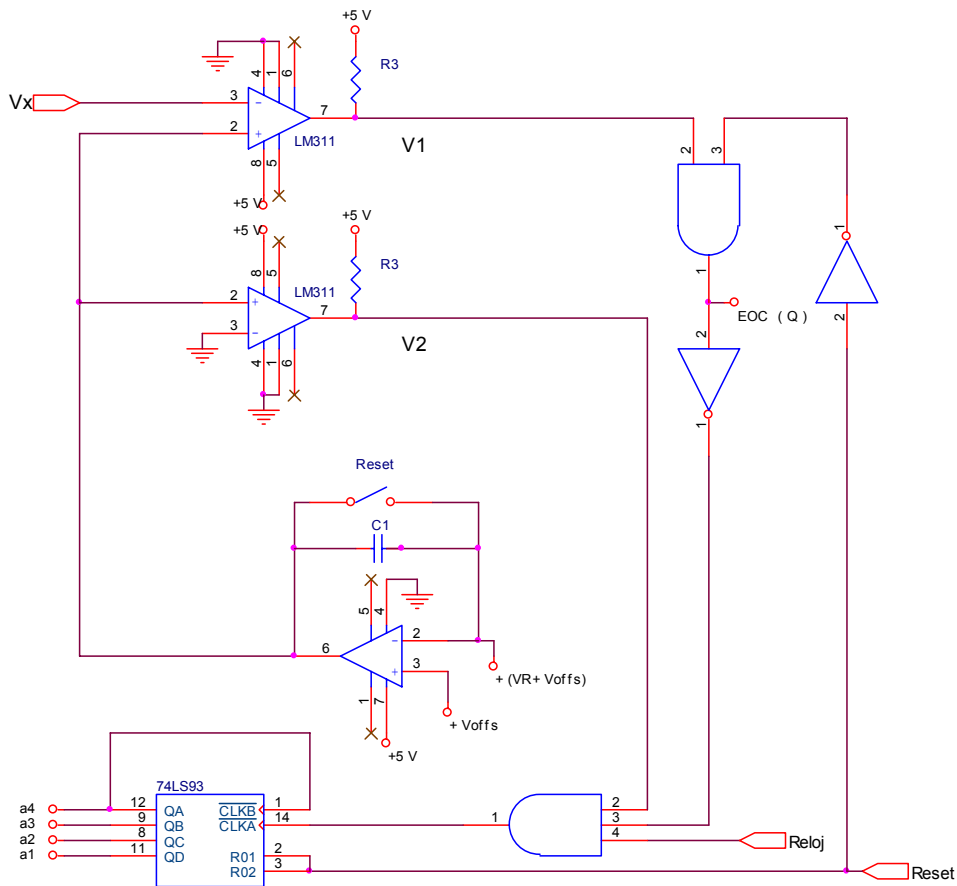


Figura 8. Esquema eléctrico de un CAD basado en el método de rampa simple.

3. Conclusiones

Las experiencias hardware de laboratorio presentadas en este trabajo forman parte del proyecto docente de la asignatura Instrumentación y Equipos Electrónicos I correspondiente a la titulación de Ingeniero en Electrónica, y están programadas para que el alumno las ejecute en tres sesiones de tres horas cada una. Su finalidad consiste en dotar al alumno de una mejor comprensión de los principios básicos de las estructuras en las que se suelen basar los circuitos conversores analógicos-digitales, así como adquirir una mayor habilidad en el uso de la instrumentación electrónica básica de laboratorio: osciloscopio, analizador lógico, etc.

En estas experiencias prácticas no se analizan aquellos parámetros necesarios para caracterizar las prestaciones de las diferentes estructuras de conversores analógicos-digitales, como el error de linealidad diferencial e integrada (DNL e INL), el rango dinámico libre de espúreos, ancho de banda, etc [5]. Estos parámetros se les presenta al alumno en la parte teórica de la asignatura, y los trabaja a través del planteamiento de casos prácticos. Sin embargo, se podría plantear la medida experimental de alguno de ellos, pero estas experiencias comprenden sólo el 20 % del total de prácticas que el alumno realiza en la asignatura.

Agradecimientos

Este trabajo ha sido financiado gracias al proyecto de investigación del Plan Nacional con referencia TEC2006-13887-C05-05.

Referencias

- [1] R. Pallás. *Adquisición y distribución de señales*. Editorial Marcombo, Boixareu editores, Barcelona (2005).
- [2] David F. Hoeschele. *Analog-to-Digital and Digital-to-Analog Conversion Techniques, 2nd Edition*. John Wiley & Sons Inc., New York (1994).
- [3] Analog Devices. *Analog-Digital Conversion Handbook, 3rd edition*. Prentice-Hall, England (1997).
- [4] www.alldatasheet.net
- [5] www.maxim-ic.com