

MACROMODELOS SPICE DE AMPLIFICADORES OPERACIONALES

J. Olazábal, M. U. González, C. Aldea, S. Celma, P. A. Martínez
Grupo de Diseño Electrónico
Dept. de Ingeniería Eléctrica, Electrónica y Comunicaciones
Facultad de Ciencias - Universidad de Zaragoza
Campus Universitario, E-50009 Zaragoza
Tel. 976 761240, Fax 976 761159, e-mail: uelec@posta.unizar.es

RESUMEN.- En este trabajo se discuten las distintas aproximaciones al modelado *spice* de los amplificadores operacionales de propósito general y basándonos en las conclusiones extraídas se sintetiza un macromodelo de amplificador adaptado para su utilización con fines didácticos, sin renunciar a los niveles de precisión exhibidos por otros macromodelos usualmente empleados.

1.- INTRODUCCIÓN

La simulación de circuitos se ha convertido en una herramienta *CAE* indispensable para la enseñanza de la electrónica en todos sus niveles educativos. Los modernos *currícula* la incluyen en sus programas como apoyo en sesiones de laboratorio y material complementario para el alumno.

Ciertamente, la simulación de circuitos por ordenador constituye una etapa ineludible en la moderna metodología de diseño de sistemas electrónicos. El diseñador, una vez concebido el sistema, precisa de la simulación por computador antes de pasar a la comprobación experimental del prototipo.

El correcto modelado de todos los dispositivos integrantes de un sistema es una tarea crucial para poder extraer información fiable a partir de la simulación. Cuando los subsistemas contienen un elevado número de primitivas no lineales, p. ej. uniones *p-n*, se hace necesaria la descripción de su comportamiento mediante modelos más simples. El amplificador operacional constituye un ejemplo paradigmático de tales dispositivos. En general, un *amp op* es un circuito integrado que puede contener hasta 50 transistores o más, empleados en etapas cuya funcionalidad está claramente diferenciada.

Aún en el improbable caso de que el fabricante proporcione toda la información necesaria sobre la constitución interna de estos dispositivos, existen principalmente dos razones para desestimar una descripción a nivel de transistor: los problemas asociados con la no convergencia y el elevado coste en potencia de cálculo. En consecuencia, sólo los propios diseñadores de *amp ops* trabajan a este nivel de descripción. No obstante, el fabricante acostumbra a proporcionar detallada información sobre las especificaciones externas, lo que posibilita la síntesis de un modelado funcional simplificado.

Por otra parte, durante los últimos años han sido propuestos distintos macromodelos *spice*, siendo sus figuras de calidad más importantes la simplicidad y la fiabilidad de los mismos. Además, la distribución gratuita de macromodelos de circuitos integrados lineales ha sido una acertada política extendida entre la mayoría de las compañías. Sin embargo, el diseñador de sistemas incurriría en un grave error si confiara en que tales macromodelos son fieles replicas virtuales de los dispositivos reales. Desafortunadamente, el dominio de validez de los modelos es muy limitado y, además, no siempre el fabricante facilita la necesaria información sobre ellos. Por ejemplo, la mayoría de los macromodelos de *amp ops* comerciales están basados en el modelo propuesto por Boyle *et al.*, que aunque tiene el mérito de ser el primero publicado en la literatura, presenta una serie de patologías que conviene conocer.

En la siguiente sección se resumen los resultados de un estudio comparativo de los macromodelos de *amp ops* más frecuentemente utilizados en simulación *spice*. Cada uno de los modelos puede ser una opción ventajosa dependiendo del modo de simulación y de la aplicación concreta. Incluso, en el caso de que no se tenga la posibilidad de elección, debemos conocer las limitaciones de cada modelo para interpretar adecuadamente los resultados derivados de la simulación.

Este trabajo ha permitido la elaboración de un tema complementario sobre el modelado del *amp op*. Este tópico puede orientarse de distintas maneras según sea el planteamiento de la asignatura donde se enmarque. En nuestro caso se ha orientado como un *miniproyecto* en el contexto de una asignatura de Electrónica general. Otra posibilidad es introducirlo de forma paralela y progresiva durante la impartición de los temas relacionados con la descripción de bloques básicos integrados y de la arquitectura del propio *amp op*. En cualquier caso, y para no perder concreción, el objetivo principal es la emulación óptima de toda la funcionalidad básica de un *amp op* de propósito general, aunque los conceptos y técnicas empleadas son susceptibles de aplicación a otros tipos de circuitos integrados lineales tales como, por ejemplo, los comparadores y amplificadores de instrumentación. Para ello se discute el modelado, empleando elementos comunes al *spice* estándar, de las diferentes etapas de su arquitectura interna en términos de eficiencia en tiempo de cómputo y convergencia. Finalmente, el alumno puede comprender las ventajas y limitaciones del macromodelo así generado frente a la simulación a nivel de transistor.

2.- REVISIÓN DE MACROMODELOS DE AMP OPS

Un macromodelo tienen como objetivo principal la simulación fiable del comportamiento de un sistema complejo mediante una caracterización lo más simple posible. Los macromodelos de *amp ops* deben ser suficientemente sencillos para permitir la simulación de circuitos con una drástica reducción del tiempo de cálculo necesario y con una mejora del análisis de convergencia, respecto de la obtenida mediante una descripción a nivel de transistor.

Aunque todos los modelos del *amp op* propuestos en la literatura tienen este mismo objetivo general, existen diferencias sustanciales entre ellos marcadas por el tipo de simulación al que se destinan y el grado de precisión que se requiera. Así, existen modelos con una descripción bastante completa, válidos para análisis en continua (*.dc*), transistorio (*.tran*) y de pequeña señal (*.ac*) [1-7]. Sin embargo, otros soportan únicamente un análisis en el dominio frecuencial [8]. En este trabajo consideraremos sólo aquellos modelos compatibles con simuladores eléctricos tipo *spice* por ser éste el más extendido, tanto en el ámbito académico

Esta circunstancia merma seriamente la versatilidad del modelo. Siempre es deseable un modelo lo más general y funcional posible, esto es, independiente de la tecnología empleada.

iv) Por otro lado el modelo presenta un elevado grado de acoplo entre los distintos parámetros. Por ejemplo, la respuesta frecuencial del *CMRR* esta conformada por un cero y un polo. Sin embargo, éstos no son parámetros libres, sino que quedan condicionados por otras especificaciones del *amp op*. De manera que resulta imposible caracterizar frecuencialmente el *CMRR* sin alterar el valor de otros parámetros importantes como el margen de fase.

v) Otra limitación importante es la descripción frecuencial basada en sólo dos polos. Por consiguiente, este modelo no es muy preciso cuando se simulan circuitos de alta frecuencia (*.ac*) o de elevada velocidad (*.tran*), en donde el desfase entrada-salida juega un papel crítico. Debido a la estructura utilizada resulta imposible poder elevar el orden de la función de transferencia.

El modelo de Alexander [2] es un intento de superar algunas de esas limitaciones. Podemos destacar entre otras las siguientes características:

i) Posibilidad de especificar un número arbitrario de polos y ceros independientes para conformar la respuesta frecuencial, mediante la concatenación de secciones polo-cero de primer orden. Así, es factible caracterizar la respuesta frecuencial tanto en modo diferencial como en modo común.

ii) Estructura balanceada respecto a un nodo arbitrario. En consecuencia, no hace uso del nodo de referencia, pero exige una duplicación del número de componentes.

Un estudio más detallado de la capacidad de ambos modelos para la simulación de un amplificador genérico es presentado en [9].

No obstante, muchas de las limitaciones que presentan estos dos modelos son debidas al uso de transistores en la etapa de entrada. Otros modelos, presentan un mayor nivel de abstracción, modelando la etapa diferencial de entrada mediante fuentes controladas. Es el caso de los modelos de Peic [6] y de Kennedy [7], donde el modelo prescinde de transistores como componentes elementales. El resultado es un circuito de menor complejidad (menor rango de la matriz de admitancias modificada) y con similares propiedades de convergencia.

3.- GENERACIÓN DEL MACROMODELO

Desde un planteamiento pedagógico, el macromodelo de Boyle, o cualquiera de sus versiones, no son muy recomendados. La razón fundamental es el elevado grado de acoplo de sus ecuaciones de diseño y la naturaleza implícita de muchas de sus relaciones. Todo ello es inherente a la topología empleada: etapa transistorizada de entrada, compensación Miller, etc.

Es más adecuado emplear para este propósito un modelo basado en primitivas más elementales y separar en la medida de lo posible la función asociada a cada sección. En esta línea se encuentran los modelos de Peic y Kennedy, de hecho nos hemos basado en ellos para la propuesta de modelo que se describe a continuación.

como en el industrial, aunque progresivamente van adquiriendo una mayor presencia los modelos basados en simuladores de tipo no eléctrico (funcionales, simbólicos, etc).

Atendiendo al tipo de primitivas que incorporan para el modelado de funciones no lineales, podemos clasificar los macromodelos en básicamente dos grupos:

i) *Macromodelos con fuentes controladas no lineales*: Estos modelos usan funciones analíticas para modelar características no lineales. Se distinguen por la no utilización de elementos semiconductores. La principal desventaja de esta técnica es la elevada ineficiencia (serios problemas de convergencia) que presentan cuando son utilizados con simuladores eléctricos tipo *spice*.

ii) *Macromodelos con semiconductores*: En este caso se consigue un modelado de las funciones no lineales haciendo uso de la característica no lineal de diodos y transistores. Es decir, estos modelos presentan un aprovechamiento del conjunto total de primitivas del simulador *spice* y, por lo tanto, es de esperar un mayor rendimiento usando dicho simulador.

La revisión de modelos de *amp ops* realizada se centra en esta segunda clase. Así, encontramos que el primer macromodelo, conocido como el modelo de Boyle, fue propuesto en 1974 [1]. Éste contiene únicamente dos transistores y un conjunto de componentes ideales, y desde entonces ha sido adoptado como modelo estándar por muchos fabricantes, aunque casi siempre modificando ligeramente la estructura original. Por otra parte, este modelo ha constituido el punto de partida de varios macromodelos propuestos hasta la fecha.

Aunque se trata de un modelo válido para los tres tipos fundamentales de análisis (.dc, ac, y .tran), presenta algunas importantes limitaciones que conviene comentar.

i) En primer lugar debe cumplirse siempre la siguiente relación entre el mínimo *slew-rate* SR_{min} y la frecuencia de ganancia unidad f_{0dB} :

$$f_{0dB} < \frac{|SR_{min}|}{4\pi V_T} \quad (1)$$

Si esta desigualdad es violada, entonces algunas resistencias del modelo necesariamente adoptan valores negativos. El simulador puede que acepte valores negativos de resistencias, pero el hecho de considerar la posible existencia de *resistencias negativas* nos aleja irremediabilmente del dispositivo real, y este procedimiento, aunque formalmente es correcto, desde una perspectiva pedagógica puede no ser el más adecuado.

ii) Otro inconveniente que presenta este modelo es la necesidad de usar un nodo de referencia, cuando ningún *amp op* comercial lo contiene. Para la mayoría de las aplicaciones esto no es un serio problema, sin embargo si empleamos alimentación única pueden producirse resultados poco realistas.

iii) La etapa diferencial de entrada es modelada mediante un par de transistores del mismo tipo que los empleados por el amplificador (*bjt's*, *jfet's* o *mosfet's*). Así, las ecuaciones que relacionan las especificaciones globales y los parámetros *spice* serán diferentes según el caso.

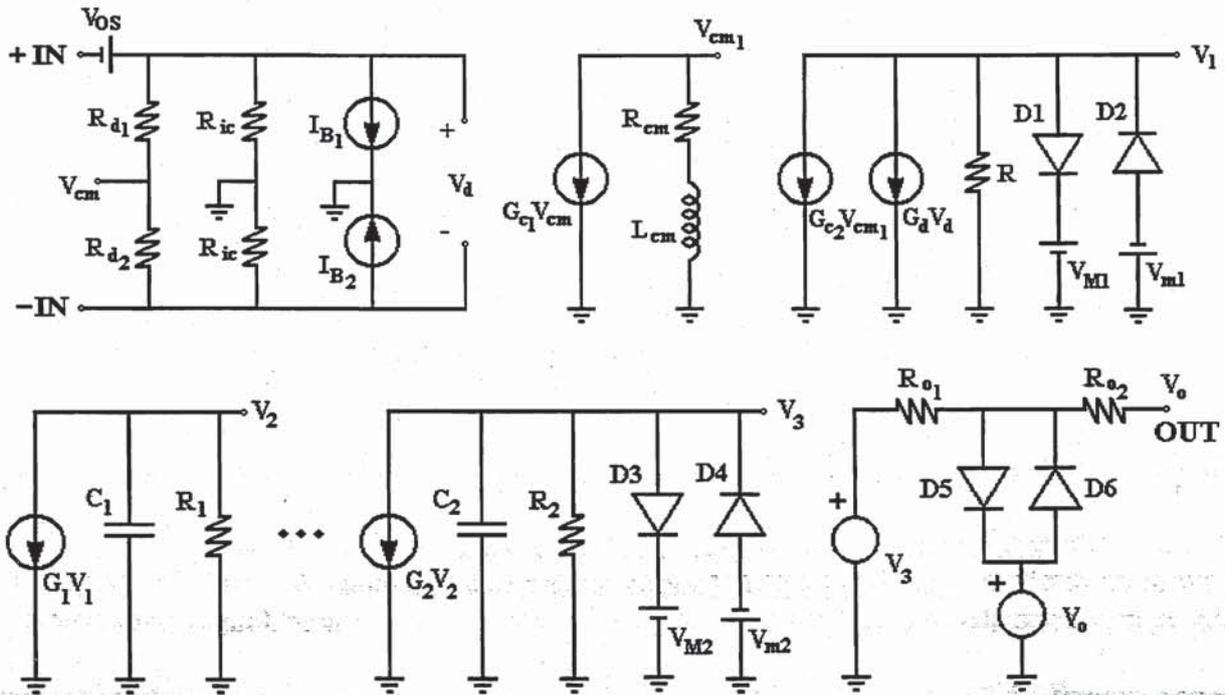


Figura 1.- Macromodelo *spice* de un *amp op* de propósito general compensado internamente.

La idea fundamental es construir el modelo paralelamente a la descripción y análisis de la arquitectura del *amp op* convencional en el contexto de una asignatura de electrónica general. Por ejemplo, el modelo básico puede construirse analizando el comportamiento en continua, frecuencial y dinámico del *amp op*. La caracterización del circuito en cada uno de estos dominios proporcionará los respectivos subcircuitos que globalmente configurarán la arquitectura final del macromodelo.

En la figura 1 se presenta un macromodelo sencillo construido siguiendo esta táctica. La etapa de entrada modela los errores en continua y las impedancias de entrada en modo diferencial y modo común. La segunda sección caracteriza la ganancia *dc* en modo diferencial y común, incluyendo el efecto de la limitación en intensidad de salida del par diferencial. La etapa intermedia está constituida por una concatenación de secciones que conforman la respuesta frecuencial del amplificador. El circuito de la figura 1 corresponde a un modelo de amplificador caracterizado mediante dos polos para la ganancia diferencial y donde la dependencia frecuencial del *CMRR* es modelada mediante un único cero. En muchos casos esta descripción es suficientemente precisa, no obstante si es necesario un aumento del orden de la función de transferencia se puede recurrir a la *conexión telescópica* de secciones polo-cero adicionales. La limitación del rango dinámico de salida también es modelada en esta etapa, mediante el empleo de los diodos recortadores *D*₃ y *D*₄. Finalmente, la última etapa modela la limitación en corriente y la correspondiente impedancia de salida.

Se trata, pues, de un macromodelo modular y jerárquico. La función de cada sección está perfectamente definida y la supresión o incorporación de características es factible. Algunos refinamientos son obvios, como introducir el carácter capacitivo de las impedancias de entrada. Sin embargo, otras mejoras requieren una mayor atención, por ejemplo la incorporación de la dependencia con la temperatura o las fuentes equivalentes de ruido.

La validez del modelo ha sido suficientemente contrastada en la simulación de varias aplicaciones típicas de un *amp op* de propósito general. En particular, se ha comprobado su correcto funcionamiento emulando el popular μA 741 en sistemas lineales (filtros activos), no lineales (rectificadores de precisión) e inestables (multivibradores).

Finalmente, aunque para este modelo la traducción de especificaciones globales a parámetros *spice* es relativamente simple, puede ser interesante la realización de un generador automático de macromodelos para *amp ops*. Se trata de una aplicación *software* que permite sintetizar un macromodelo determinado en función de las especificaciones recogidas en *los data sheets*. A diferencia de otras herramientas de este tipo disponibles comercialmente, como *Pspice Parts (MicroSim Corp.)* que contemplan el uso de un sólo tipo de macromodelo (en ese caso se trata del modelo de Boyle), la herramienta propuesta es capaz de sintetizar la topología más adecuada para una aplicación definida previamente y construirlo aumentando progresivamente el grado de complejidad según el interés del diseñador. Este trabajo se está desarrollando en el momento de la redacción de este artículo, y esperamos poder disponer de una primera versión en la fecha de la presentación de la ponencia

4.- CONCLUSIONES

Hemos discutido las características básicas que debe presentar un macromodelo para que facilite la consecución de un doble objetivo: la mejor comprensión del funcionamiento de los *amp ops* y la introducción a las técnicas de modelado. Como consecuencia, ha sido presentado un macromodelo que reúne buenas características didácticas, sin renunciar a la precisión y versatilidad necesarias.

Agradecimientos: Este trabajo ha sido desarrollado en el ámbito de sendos proyectos financiados por la Universidad de Zaragoza (284-78) y la CICYT (TIC-95-1543).

5.- REFERENCIAS

- [1] G. R. Boyle, B. M. Cohn, Pederson, J. E. Solomon, "Macromodeling of integrated circuit operational amplifier", *IEEE Journal of Solid-State Circuits*, SC-9, 6, 353-363, 1974.
- [2] M. Alexander, D. F. Bowers, "New spice compatible op-amp model boosts ac simulation accuracy", *EDN*, Feb. 15, 143, 1990.
- [3] G. Krajewka, Holmes F. E., "Macromodeling of FET/Bipolar operational amplifiers", *IEEE Journal of Solid-State Circuits*, SC-14, 6, 1083, 1979.
- [4] C. Turchetti, G. Masetti, "A macromodel for integrated all-MOS operational amplifiers", *IEEE Journal of Solid-State Circuits*, SC-18, 4, 389, 1983.
- [5] B. Verdú, J. L. Huertas, A. Rodríguez, "A new nonlinear time-domain op-amp macromodel using threshold functions and digitally controlled network elements", *IEEE Journal of Solid-State Circuits*, SC-23, 4, 959-971, 1988.
- [6] R. V. Peic, "Simple and accurate nonlinear macromodel for operational amplifiers", *IEEE Journal of Solid-State Circuits*, SC-26, 6, 896-899, 1991.
- [7] J. Williams (ed.), *Analog Circuit Design: Art, Science, and Personalities*, London: Butterworth-Heinemann, 1991.
- [8] E. Sánchez-Sinencio, M. L. Majewski, "A nonlinear macromodel of operational amplifier in the frequency domain", *IEEE Transactions of Circuits and Systems*, CAS-26, 395-, 1979.
- [9] M. E. Robinson, E. Sánchez-Sinencio, W. H. Kao, "Comparison study brings op-amp-macromodel differences to light", *EDN*, 95-101, January 21, 1993.