UN MÉTODO DE ANÁLISIS A MANO PARA CIRCUITOS CON ARQUITECTURA SC

Eduardo J. Peralías

Departamento de Electrónica y Electromagnetismo, Universidad de Sevilla
Instituto de Microelectrónica de Sevilla, Centro Nacional de Microelectrónica, CSIC
Avda. Reina Mercedes s/n, Edificio CICA, 41012-Sevilla
Tel: (95) 423 99 23; Fax: (95) 423 18 32; e-mail: peralias@cnm.us.es

Resumen.- En esta comunicación presentamos un método alternativo y equivalente al tradicional para la determinación a mano de las ecuaciones en diferencias finitas que gobiernan el comportamiento de un circuito implementado con la técnica de Condensadores en Conmutación (*SC circuits*). Está basado en la aplicación de una Ley de Ohm muy particular para condensadores en este tipo de arquitecturas.

1.- Introducción

El modo de operación normal de un circuito con arquitectura SC [1] exige que el circuito evolucione a través de una sucesión de estados estacionarios. Esto se consigue mediante la modificación controlada de la topología del circuito y con la aplicación de excitaciones independientes que sólo varían en los instantes en que la topología se modifica. Para ello se usan llaves analógicas controladas por relojes digitales no solapados y versiones muestreadas de señales analógicas, respectivamente.

Un detalle de una de las posibles configuraciones estacionarias de un circuito SC es la que se muestra en la Fig. 1a. En ella, los terminales (armaduras) negativos de tres condensadores que están interconectados por un nudo común han sido englobados por una superficie regular cerrada (Superficie de Gauss). Si ahora modificamos la topología del circuito, tal como aparece en la Fig. 1b y las excitaciones existentes son constantes, el circuito evolucionará hasta otra configuración estacionaria. En los condensadores habrá habido una reconfiguración de cargas y tensiones, en general, distintas de la configuración estacionaria anterior. Sin embargo la carga total neta almacenada en el interior de la superficie gaussiana debe mantenerse constante, ya que ésta sigue englobando a los mismos conductores.

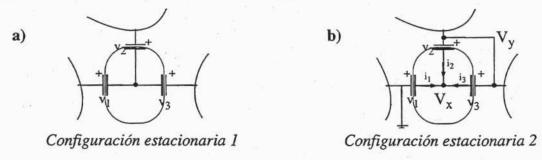


Fig 1.- Detalle de una arquitectura SC en dos configuraciones distintas.

La conservación de la carga en una superficie cerrada se explota con asiduidad en el análisis a mano de los circuitos SC para obtener las ecuaciones en diferencias finitas que describen el comportamiento del circuito. En el ejemplo propuesto anteriormente:

$$Q_{\text{interior}} = \underbrace{-C_1 v_1 - C_2 v_2 - C_3 v_3}_{Configuración \ estacionaria \ 1} \underbrace{C_1 V_x + C_2 (V_x - V_y) + C_3 (V_x - V_y)}_{Configuración \ estacionaria \ 2} \tag{1}$$

Aunque la práctica sistemática de este procedimiento es fácil de realizar en los distintos nudos de interconexión de condensadores del circuito, no suele ser un método inmediato de aplicar para un estudiante típico del área de la Electrónica que como máximo ha seguido un solo curso de teoría de circuitos. Además en estos cursos se entrena enérgicamente al alumno en el análisis y descripción del comportamiento de circuitos mediante la aplicación sistemática de las leyes de Kirchhoff de corrientes y tensiones, tanto en sus versiones instantáneas como en el dominio de Laplace.

Por ello en esta comunicación se presenta un método alternativo de aprendizaje del análisis a mano de circuitos SC.

Este método presenta la particularidad de interpretarse de un modo totalmente análogo a la ley de Kirchhoff de corrientes. Esto lo hace muy adecuado para su uso por alumnos que comienzan a estudiar este tipo de arquitecturas y también por ingenieros e/o investigadores que trabajan en esta técnica de diseño.

En la Sección 2 mostraremos el desarrollo teórico del método así como todas las particularidades de su aplicación. En la Sección 3 mostraremos una aplicación en un ejemplo real, donde también se efectuará una ampliación del método para tener en cuenta los efectos de la inyección de carga en la apertura de llaves analógicas.

2.- El método

Tomaremos como base del desarrollo teórico la Fig. 1.

Independientemente de las posibles modificaciones que sufra la topología del circuito, podemos escribir que en cualquier instante se verifica

$$i_1(t) + i_2(t) + i_3(t) = 0 (2)$$

o su versión en el dominio de Laplace

$$I_1(s) + I_2(s) + I_3(s) = 0 (3)$$

En el análisis a mano de los circuitos SC es frecuente realizar la aproximación de despreciar los intervalos de tiempo en que las llaves se están conectando y desconectando.

Para examinar la evolución de las señales de tensión desde el estado estacionario representado en la Fig. 1a hasta el estado estacionario representado por la Fig. 1b, podemos escribir (3) en función de las tensiones involucradas, así

$$C_1[sV_1(s) - v_1^0] + C_2[sV_2(s) - v_2^0] + C_3[sV_3(s) - v_3^0] = 0$$
(4)

donde se ha usado la transformada completa de la derivada ya que los condensadores al comienzo de la configuración 2 están previamente cargados con las tensiones que determinaban la configuración final de 1. Es decir

$$v_i^0$$
 = tensión inicial de C_i de la config. 2 = tensión final de C_i de la config. 1 (5)

Si en la expresión (4) tomamos límites cuando s tiende a cero

$$\lim_{s \to 0} (C_1[sV_1(s) - v_1^0] + C_2[sV_2(s) - v_2^0] + C_3[sV_3(s) - v_3^0] = 0)$$
 (6)

y aplicamos en los términos en s una de las propiedades de la Transformada de Laplace (el Teorema del Valor Final) queda

$$C_1[v_1^{\infty} - v_1^0] + C_2[v_2^{\infty} - v_2^0] + C_3[v_3^{\infty} - v_3^0] = 0$$
 (7)

donde v_i^{∞} = tensión final de C_i de la configuración 2.

La ecuación (7) es la que buscamos y a la que daremos interpretación a continuación.

Observemos la expresión de (7) y simultáneamente en la Fig. 1b el orden arbitrario escogido para las corrientes en los condensadores. Podemos interpretar la (7) como una transcripción de la ley de corrientes de Kirchhoff para el caso de una conmutación SC donde asociamos a cada condensador una Ley de Ohm muy particular (Fig. 2). A saber:

"Las admitancias de los elementos biterminales en juego (en el caso SC, condensadores) son las capacidades de los condensadores. Y la diferencia de tensiones asociada a cada condensador, no es la diferencia de tensiones asociada a sus nudos terminales sino la diferencia de tensión a que se ve sometido el elemento entre las dos configuraciones conmutadas. Las tensiones se tomarán en ambas configuraciones en el orden convencional en que se ha tomado el flujo de corriente, es decir entrando por el nudo más."

$$i_{C_k}(\text{modo SC}) \Leftrightarrow C_k[v_{C_k}^f - v_{C_k}^o] \qquad \begin{array}{c|c} -v_{C_k}^f & + & -v_{C_k}^o & + \\ \hline & & & \\ \hline$$

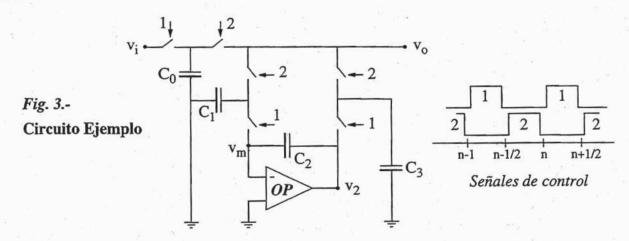
Fig. 2.- Ley de Ohm especial para un condensador de una red SC.

Es esta interpretación la que da base al método propuesto. Es decir el planteamiento de una ecuación de corrientes donde las admitancias y tensiones asociadas son especiales para el caso SC. Si desarrollamos la (7) con los valores dados en la Fig. 1 obtenemos el mismo resultado que en (1).

$$C_1[(0-V_x)-\nu_1]+C_2[(V_y-V_x)-\nu_2]+C_3[(V_y-V_x)-\nu_3]=0 \tag{8}$$

3.- Ejemplo completo

3.1.- Aplicaremos el método a la realización SC del circuito RL paralelo presentado en la Fig.3 [1].

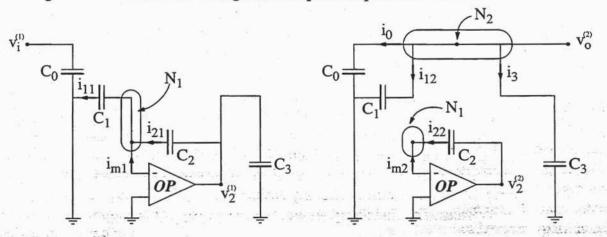


De este circuito estamos interesados en obtener su función de transferencia en el dominio Z. La cual se define como:

$$H^{12}(z) = \frac{V_o^{(2)}(z)}{V_i^{(1)}(z)} \qquad , V_o^{(2)}(z) = Z\{v_o^{(n)}\} \qquad , V_i^{(1)}(z) = Z\{v_o^{(n-1/2)}\}$$
(9)

donde el superíndice indica la fase en que se evalúa la magnitud o el instante de procesado de dicha fase.

En la Fig. 4 mostramos las dos configuraciones posibles para este circuito.



Fase 1: instantes (..., n+1/2, n-1/2,...)

Fase 2: instantes (..., n+1, n, n-1,...)

Fig. 4.- Configuraciones estáticas asociadas al circuito SC de la Fig. 3.

Fijadas las configuraciones posibles de nuestro circuito, buscamos los nudos en los que podemos aplicar la Ley de Corrientes de Kirchhoff (KCL) sin introducir indeterminaciones. Los nudos que verifican lo anterior son el N₁ y el N₂. En ambos se tiene:

Fase 1, Nudo
$$N_1$$
 $-i_{11} + i_{21} + i_{m1} = 0$ (A)
Fase 2, Nudo N_1 $i_{22} + i_{m2} = 0$ (B) (10)
Fase 2, Nudo N_2 $i_0 + i_{12} + i_3 = 0$ (C)

Para un modelo convencional de Opamp se puede considerar $i_{m1} = i_{m2} = 0$, $\forall t$.

Usando los resultados de la Sección 2, en particular lo resumido en la Fig. 2, transcribimos las ecuaciones (10) al modo SC:

$$(A): -C_1[v_{C_1}^{(n-1/2)} - v_{C_1}^{(n-1)}] + C_2[v_{C_2}^{(n-1/2)} - v_{C_2}^{(n-1)}] = 0$$

$$(B): C_2[v_{C_2}^{(n)} - v_{C_2}^{(n-1/2)}] = 0$$

$$(C): C_0[v_{C_0}^{(n)} - v_{C_0}^{(n-1/2)}] + C_1[v_{C_1}^{(n)} - v_{C_1}^{(n-1/2)}] + C_3[v_{C_3}^{(n)} - v_{C_3}^{(n-1/2)}] = 0$$

Para obtener los valores particulares de las tensiones de los condensadores en función de las tensiones en los nudos, nos fijamos en el sentido asignado a la corriente en la fase que se esté evaluando. Así por ejemplo si queremos determinar el valor de $v_{C_1}^{(n-1)}$ que aparece en la ecuación (A) de (11), nos fijaremos en las tensiones de los terminales de C_1 que existen en la configuración de la fase 2, pero en el sentido de la corriente de C_1 impuesto en la configuración de la fase 1. Esto se debe a que la ecuación (A) se ha establecido para la configuración de la fase 1 (obsér-

vese que en el ejemplo propuesto el sentido de las corrientes prefijadas para C_1 son iguales en las dos fases; esto no es más que una conveniencia para la simplicidad y no una obligación).

Así, las ecuaciones en diferencias finitas que describen el comportamiento del circuito ejemplo se obtienen sin más que sustituir los valores de las tensiones de los condensadores que siguen:

$$\begin{cases} v_{C_0}^{(\cdot)} = v_{C_1}^{(\cdot)} = v_{C_3}^{(\cdot)} = v_0^{(\cdot)} - 0 & , & v_{C_0}^{(n-1/2)} = v_1^{(n-1/2)} - 0 \\ v_{C_1}^{(n-1/2)} = v_m^{(n-1/2)} - 0 & , & v_{C_3}^{(n-1/2)} = v_2^{(n-1/2)} - 0 \\ v_{C_2}^{(\cdot)} = v_2^{(\cdot)} - v_m^{(\cdot)} & , & v_{C_2}^{(n-1/2)} = v_2^{(n-1/2)} - v_m^{(n-1/2)} \end{cases}$$
(12)

En el caso que tomemos como ideal el modelo de Opamp entonces será $v_m^{(\cdot)} = 0$. Por el contrario si el modelo de Opamp presenta offset (V_{os}) y/o Ganancia diferencial finita (A_o) , debemos sustituir por $v_m^{(\cdot)} = V_{os} - \frac{1}{A} v_2^{(\cdot)}$.

Las ecuaciones correspondientes al dominio Z resultan de aplicar la transformación Z al sistema (11). Basta tener en cuenta las propiedades de las secuencias retrasadas.

Por motivos de espacio y de moderación en la perdida de contexto de este trabajo, evitamos la transcripción total de los cálculos y no limitamos a proporcionar el resultado del caso ideal para comprobación de aquellos lectores que persistan en el desarrollo del mismo o comparen con [1]:

$$H^{12}(z) = \frac{V_o^{(2)}(z)}{V_i^{(1)}(z)} = \frac{C_o z^{-1/2} (1 - z^{-1})}{(C_o + C_1 + C_3) \left[1 - z^{-1} \left(1 - \frac{C_2 C_1}{C_3 (C_o + C_1 + C_3)} \right) \right]}$$
(13)

3.2.- A continuación mostraremos cómo podemos introducir los efectos de la inyección de carga debida a la apertura de las llaves analógicas.

Las implementaciones SC en tecnología MOS hacen uso del transistor MOS como llave analógica controlada por la tensión de puerta. Una de las degeneraciones más importantes que introduce la llave MOS es el efecto de la inyección de carga junto con el clock feedtrough. El primero se debe a que en la apertura de la llave existe un transporte de carga desde el canal del transistor hacia los nudos de conexión del mismo como consecuencia de que en el estado de corte no puede existir carga libre en el canal. El clock feedtrough se manifiesta por el acoplo existente entre puerta y drenador (puerta y fuente). Aunque ambos mecanismos han sido ya ampliamente estudiados [2], nuestro objetivo no es efectuar un análisis excesivamente riguroso de sus efectos, tan sólo pretendemos realizar una primera aproximación a mano. Por ello, nosotros los agruparemos en un efecto de transporte de carga modelado por una ley lineal. Este transporte de carga tendrá asociado una corriente que en cada fase dibujaremos saliendo de la llave que se abre y entrando en los nudos de conexión de aquélla (Fig. 5).

$$i_{sw}(\text{modo SC}) \Leftrightarrow -Q_{\text{iny}}$$

$$i_{sw} \qquad i_{sw} \qquad v_{sw}$$

$$Final \ de \ configuración \ actual \qquad Comienzo \ de \ configuración \ actual \ o \ final \ de \ la \ anterior$$

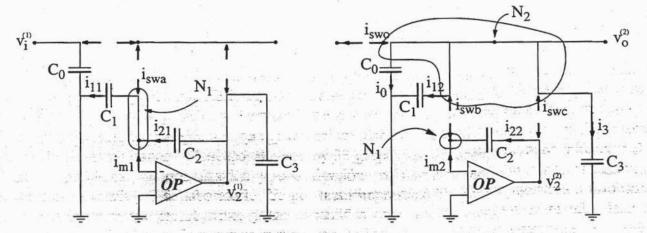
Fig. 5.- Corriente asociada a la apertura de una llave analógica.

Cuando la correspondiente KCL de un nudo vaya a traducirse al modo SC, la corriente fraccional asociada a la apertura de una llave se traducirá por el siguiente modelo simplificado [2]:

$$-Q_{\text{iny}} = Q_{\text{os}} + C_{g2} \cdot v_{sw}^{(j-1)} \tag{14}$$

donde $v_{sw}^{(j-1)}$ es la tensión que tenían los nudos terminales de la llave en la fase anterior a su apertura (se supone que la llave tiene una resistencia de ON despreciable). Q_{os} y C_{g2} son dos constantes que dependen tanto del transistor MOS como de la señal de control de puerta y cuyos valores pueden ser extraídos de un modelo más general, como el expuesto en [2].

Como conclusión aplicaremos todo lo anterior a nuestro ejemplo. En la Fig. 6 se presentan las configuraciones estáticas de cada fase haciendo visibles los efectos de la inyección de carga de las llaves abiertas.



Fase 1: instantes (..., n+1/2, n-1/2,...)

Fase 2: instantes (..., n+1, n, n-1,...)

Fig. 6.- Configuraciones asociadas al circuito de la Fig. 3 con efectos de inyección MOS.

Al igual que en (10) se tiene para estas nuevas configuraciones:

Fase 1, Nudo
$$N_1$$
 $-i_{11} + i_{21} + i_{m1} + i_{swa} = 0$ (A)
Fase 2, Nudo N_1 $i_{22} + i_{m2} + i_{swb} = 0$ (B) (15)
Fase 2, Nudo N_2 $i_0 + i_{12} + i_3 - i_{swo} - i_{swb} - i_{swc} = 0$ (C)

donde al traducir al modo SC pondremos las equivalencias usadas en (11) y además:

$$\begin{cases} i_{\text{swa}} \Leftrightarrow Q_{\text{os}} + C_{g2} v_o^{(n-1)} &, i_{\text{swb}} \Leftrightarrow Q_{\text{os}} \\ i_{\text{swc}} \Leftrightarrow Q_{\text{os}} + C_{g2} v_2^{(n-1/2)} &, i_{\text{swo}} \Leftrightarrow Q_{\text{os}} + C_{g2} v_i^{(n-1/2)} \end{cases}$$
(16)

Hemos supuesto que todas las llaves son idénticas, que tienen los mismos niveles de control y el Opamp presenta un modelo completamente ideal.

4.- Referencias

- Allen, P.E. & Sánchez-Sinencio, E., "Switched Capacitor Circuits", New York: Van Nostrand Reinhold Company Inc., 1984.
- [2] B.J. Sheu, C. Hu, "Switch-Induced Error Voltage on a Switched Capacitor", IEEE Journal of Solid-State Circuits, Vol. SC-19, No. 4, pp. 519-525, August 1984.